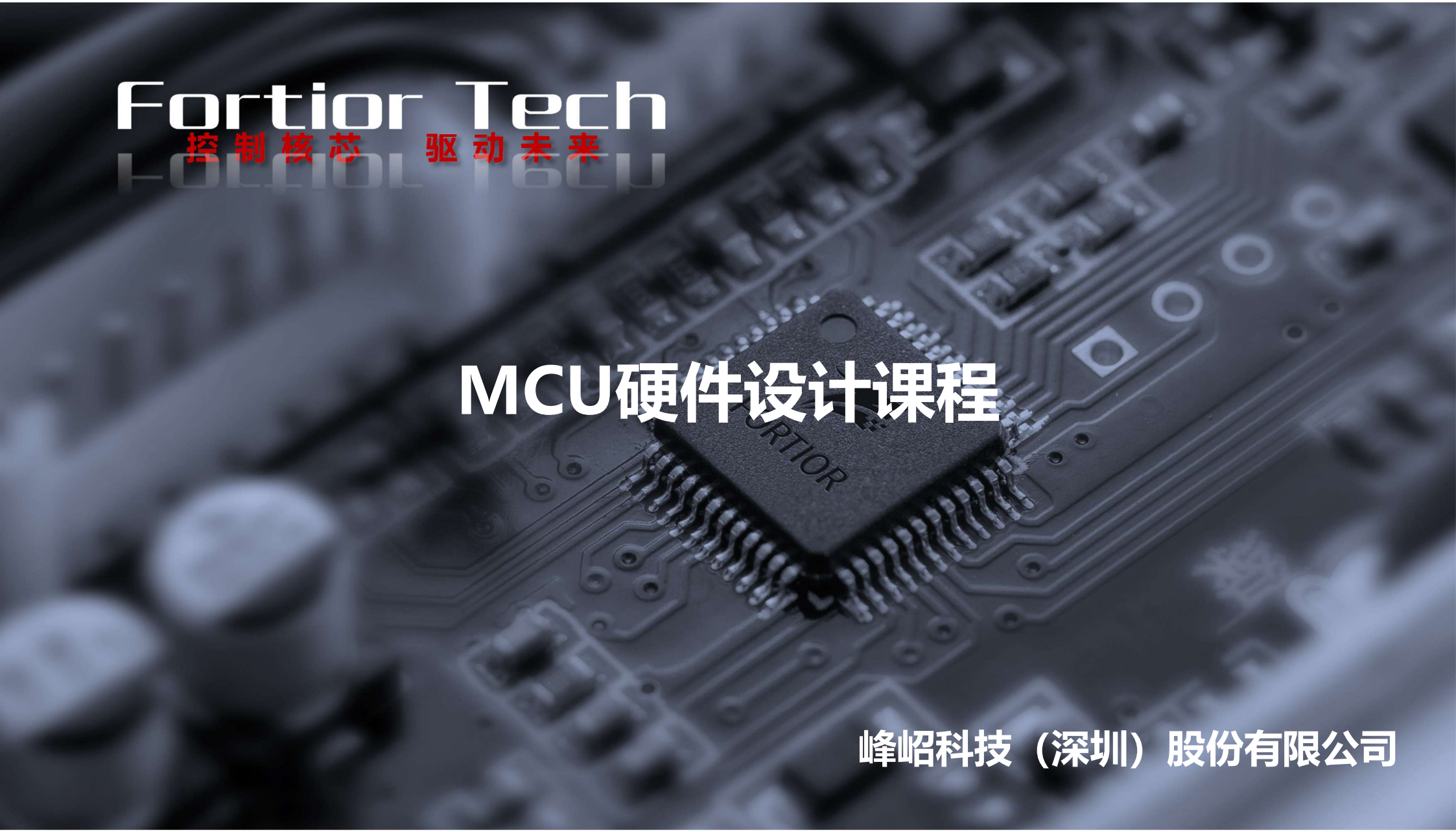

Fortior Tech
控制核芯 驱动未来
MCU硬件设计课程
峰岹科技（深圳）股份有限公司

峰岹科技——全球领先的电机驱动控制芯片企业

产品服务

高性能电机驱动控制专用芯片及系统方案服务商

技术优势

拥有世界领先集成电子电路设计、电机设计及电机驱动架构技术

研发实力

全球两大研发中心设立深圳、新加坡，致力于提供高可靠性、高品质、高性价比的IC产品与服务

概述

峰岹科技（深圳）股份有限公司（简称"峰岹科技"）是一家专注于高性能电机驱动控制芯片设计及核心应用控制算法研发的高科技企业。公司自主研发：电机控制芯片设计技术、电机设计技术、驱动架构、传感器技术及电机矢量控制算法等；峰岹科技芯片产品和应用方案垂直细分市场分布于消费电子、电动工具、运动及出行、IT及通信设备、智能机器人、工业及汽车等领域。

峰岹科技成立于2010年， 总部设在深圳，公司在中国和新加坡设立两大研发中心，上海、青岛、顺德、 合肥、新北、新加坡设有分支机构，市场业务覆盖亚洲、北美、欧洲等国家和地区，为客户提供高稳定性、高集成度、高能效的产品和及时的服务，峰岹科技正逐步成为具有全球影响力的电机驱动控制芯片企业。

OUR STRENGTHS
技术团队 R&D TEAM

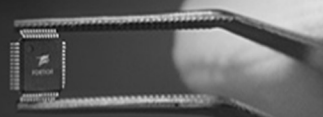
电机驱动IC

01 芯片设计团队

- 获多项国内国际专利
- 获选国家级特聘专家
- 获深圳市海外高层次A类人才和南山区领航人才
- 在模拟、数字和功率半导体芯片领域深耕多年
- 近20年芯片产品研发经验
- 在融合多种芯片技术上驾轻就熟

02 电机驱动架构团队

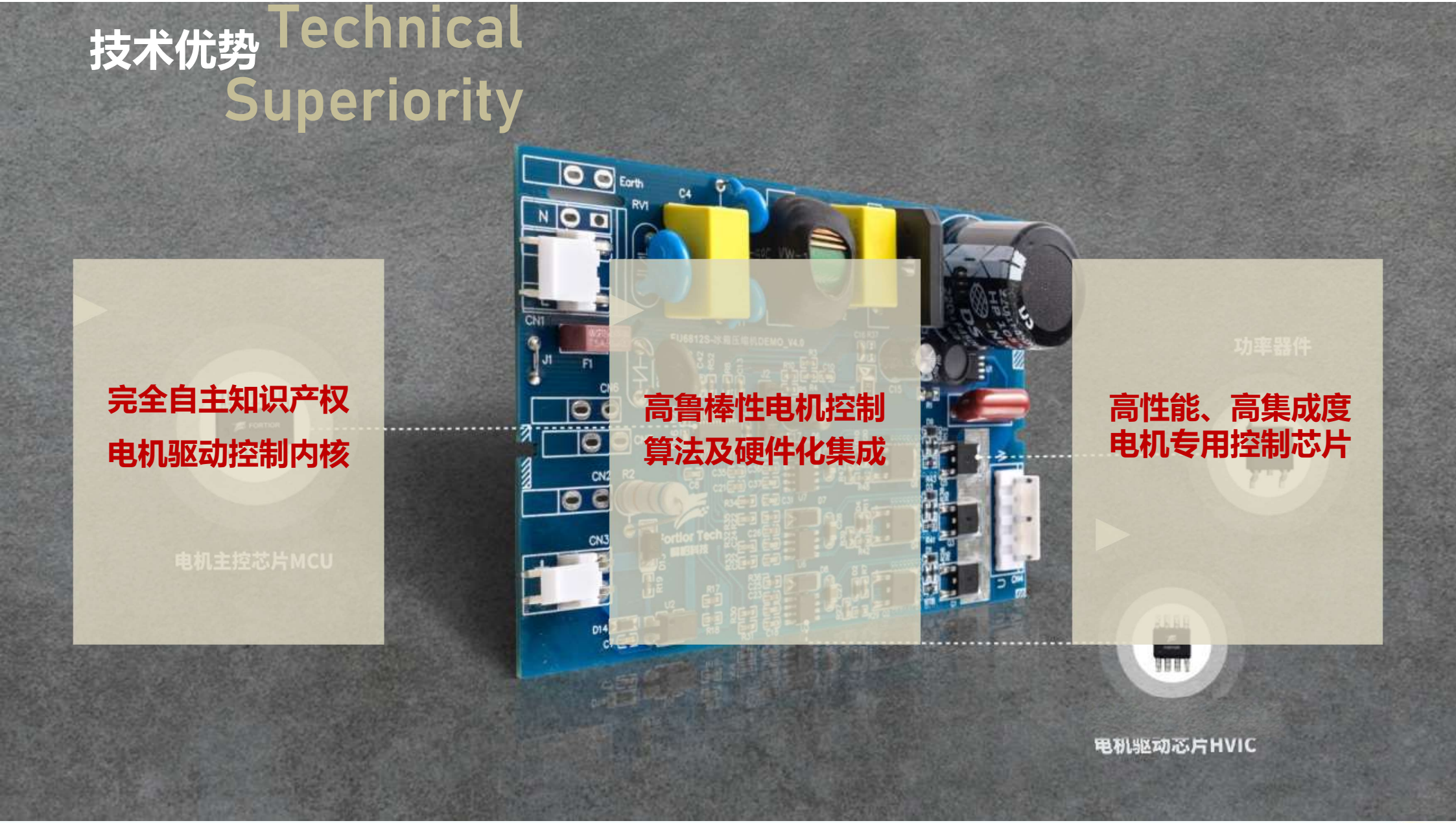
- 新加坡国立大学博士带队
- 获多项国内国际专利
- 在国际顶级专业杂志发表多篇论文
- 在多种电机驱动技术、控制技术和应用系统开发上经验丰富
- 洞悉新的电机控制技术



03 电机设计团队

- 新加坡国立大学博士带队，曾获得新加坡国家“科学技术大奖”
- 获多项国内国际专利
- 获选国家级特聘专家
- 获深圳市海外A类人才和南山区领航人才

技术优势 Technical Superiority



芯片产品

Chip Design

点击了解更多 产品介绍

三相ASIC

三相方波，准正弦波，正弦波和FOC控制芯片，支持有/无霍尔电机

单相ASIC

单相有霍尔、霍尔不敏感类产品，输出驱动方式内/外置MOS、半内置MOS

功率器件

包括高低压，专门针对电机驱动的MOSFET产品

MCU

集成8051内核和电机控制引擎（ME）的双核MCU，适用无刷直流电机和永磁同步电机驱动及外围应用

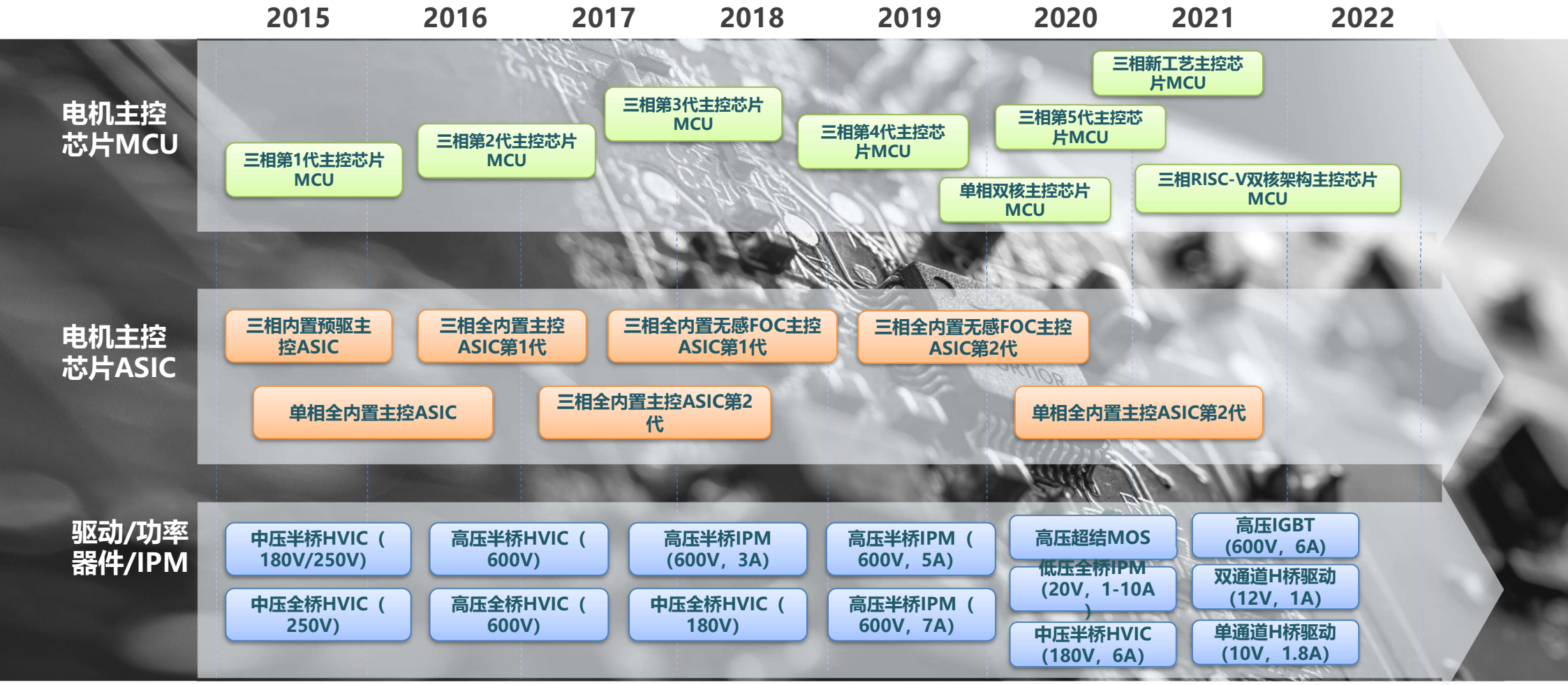
驱动 IC

包括双通道和六通道等产品，功能包括有常用的欠压保护、死区保护和过压保护等。门/栅极驱动能力强

IPM

高压BCD工艺平台和高低压功率半导体技术，国内首推半桥智能功率模块

产品规划 Typical Application



细分领域
Niche Areas

FORTIOR TECH

消费电子
智能小家电
智能厨电
个护健康
白色家电

电动工具
电钻
电扳
角磨
园林工具

运动及出行
电动自行车
跑步机
智能平衡车
航模

IT及通信设备
通信散热风扇
视频安防
PC散热风扇
数据中心散热风扇

智能机器人
服务机器人
智能手臂

汽车及工业
工业缝纫机
工业风机
工业水泵
车载空调
车载冰箱

Agenda

01 方案确定-MCU选型

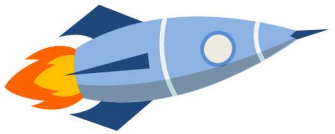
02 原理图设计

03 PCB设计

04 常见问题分析

产品路线

ME&8051
Dual-core MCU 4代
FU6832系列



ME&RSICV（32bit）
Dual-core MCU
FU69XX系列

2019

2018

ME&8051
Dual-core MCU 3代
FU6813 FU6863系列

2017

ME&8051
Dual-core MCU 2代
FU6812 FU6861系列

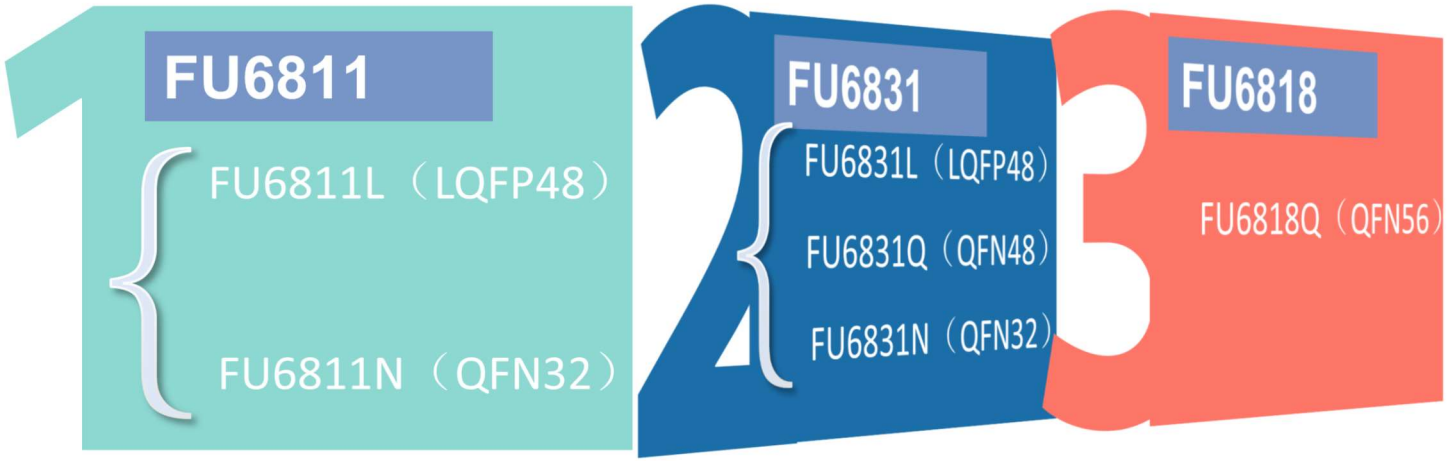
2016

ME&8051
Dual-core MCU 1代
FU6831 FU6811 FU6818

2015

峰岹产品-MCU

ME&8051
Dual-core MCU 1代
FU6831 FU6811 FU6818



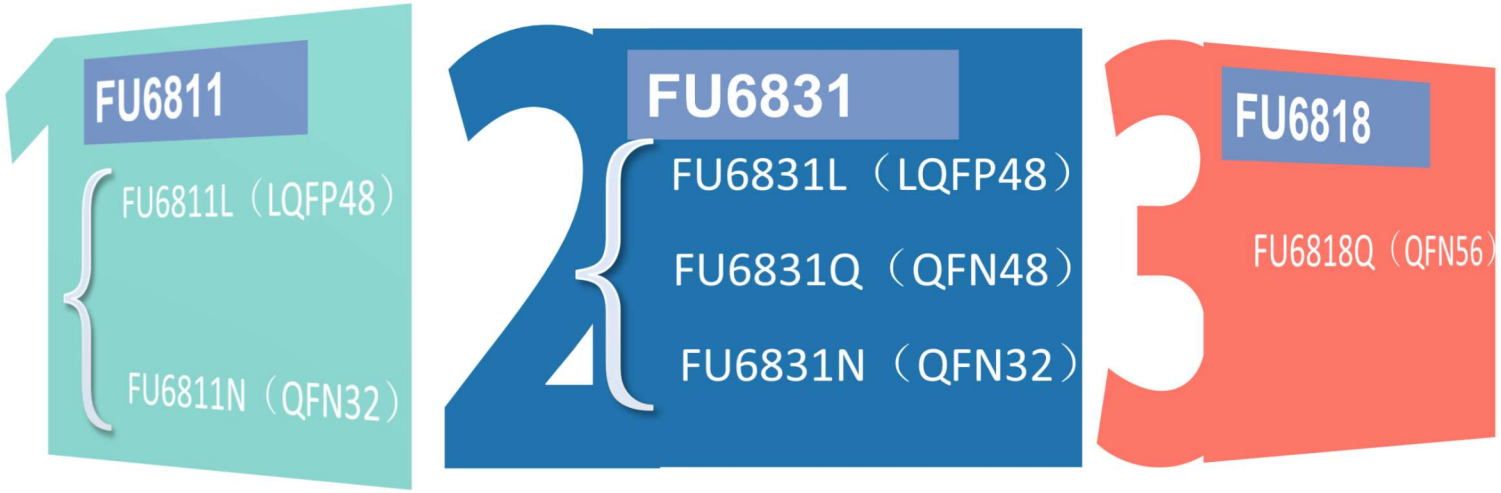
型号	全名	封装	驱动类型	内部LDO	外部LDO	电压范围	电流范围
FU6811	FU6811L	LQFP48	直驱P+N(5V)/+DRV驱动6N MOS	有	有	外部LDO时：5-36V；内部LDO时：5-24V	5V时≤3A/其他时，根据DRV确定
	FU6811N	QFN32		有	**无**	5-24V	

高压应用

MCU + LDO + Amp + IPM ⇨

峰岹产品-MCU

ME&8051
Dual-core MCU 1代
FU6831 FU6811 FU6818



型号	全名	封装	驱动类型	内部LDO	外部LDO	电压范围	电流范围
FU6831	FU6831L	LQFP48	P+N MOS	有	有	外部LDO时：5-36V；内部LDO时：5-24V	5V时≤3A/其他时，≤10A
	FU6831Q	QFN48		有	有		
	FU6831N	QFN32		有	**无**	5-24V	

低压（5-36V）P+N

MCU + LDO + Amp + HVIC + MOS →

峰岹产品-MCU

ME&8051
Dual-core MCU 1代
FU6831 FU6811 FU6818

型号	全名	封装	驱动类型	内部LDO	外部LDO	电压范围	电流范围
FU6818	FU6818Q	QFN56	6N MOS	有	有	外部LDO时：5-36V；内部LDO时：5-24V	≤50A

FU6818Q为FU6811+FD6288

低压（5-100V）双N

MCU + LDO + Amp + HVIC + MOS →

峰岹产品-MCU

ME&8051
Dual-core MCU 2代
FU6812 FU6861
升级性能

FU6812比FU6811有更多AD口，同时可以内部输出DA用于硬件过流配置，新增了BLDC硬件算法，11L跟12L是PIN对PIN，可以直接用FU6812L替代FU6811L。

型号	全名	封装	驱动类型	内部LDO	外部LDO	电压范围	电流范围
FU6812	FU6812L	LQFP48	直驱P+N(5V)/+DRV驱动6N MOS	有	有	外部LDO时：5-36V；内部LDO时：5-24V	5V时≤3A/其他时，根据DRV确定
	FU6812S	SSOP24		有	无	5-24V	

高压应用

MCU + LDO + Amp + IPM ⇒

峰岹产品-MCU

ME&8051
Dual-core MCU 2代
FU6812 FU6861
升级性能

FU6861Q为FU6812+FD6187，
同时61比18有更多AD口等

型号	全名	封装	驱动类型	内部LDO	外部LDO	电压范围	电流范围
FU6861	FU6861N	QFN40	6N MOS	有	有	外部LDO时：5-36V；内部LDO时：5-24V	≤50A
	FU6861L	LQFN48					
	FU6861Q	QFN56					

低压（5-100V）双N

MCU + LDO + Amp + HVIC + MOS ⇨

峰岹产品-MCU

ME&8051
Dual-core MCU 3代
FU6813 FU6863
升级性能

FU6813比12有更多DA口，增加PFC功能，更大的FLASH(32K)，12L跟13L PIN对PIN，可以直接用FU6813L替代FU6812L

型号	全名	封装	驱动类型	内部LDO	外部LDO	电压范围	电流范围
FU6813	FU6813L	LQFP48	直驱P+N(5V)/+DRV驱动6N MOS	有	有	外部LDO时：5-36V；内部LDO时：5-24V	5V时≤3A/其他时，根据DRV确定
	FU6813P	LQFP52		有	无	5-24V	

高压应用

MCU + LDO + Amp + IPM →

峰岹产品-MCU

ME&8051
Dual-core MCU 3代
FU6813 FU6863
升级性能

FU6863Q为FU6813+FD6187

型号	全名	封装	驱动类型	内部LDO	外部LDO	电压范围	电流范围
FU6863	FU6863Q	QFN56	6N MOS	有	有	外部LDO时：5-36V；内部LDO时：5-24V	≤50A

低压（5-100V）双N

MCU + LDO + Amp + HVIC + MOS

峰岹产品-MCU

ME&8051
Dual-core MCU 4代
FU6832系列

FU6832系列
- FU6832L LQFP48
- FU6832S SSOP24
- FU6832N QFN32(4*4)

FU6832相比较于31N集成度更高，内部集成母线电压采样电路，运放放大电路，比31N方案可以省7个电阻和4个电容

型号	全名	封装	驱动类型	内部LDO	外部LDO	电压范围	电流范围
FU6832	FU6832L	LQFP48	P+N MOS	有	有	外部LDO时：5-36V；内部LDO时：5-28V	5V时≤3A/其他时，≤10A
	FU6832S	SSOP24		有	有		
	FU6832N	QFN32		有	**有**		

低压（5-36V）P+N

MCU + LDO + Amp + HVIC + MOS

峰岹产品-MCU

产品说明	型号	封装	电机驱动内核						8051内核											驱动接口						驱动类型			模拟外设											
																													ADC			DAC							
			FOC硬件模块	SVPWM硬件模块	BLDC硬件模块	PI硬件模块	LPF低通滤波	MDU乘除法器	MIPS (Peak)	FLASH (KB)	RAM (KB)	内部快时钟	外部快时钟	内部慢时钟	外部慢时钟	I2C/UART/SPI	DMA	GPIO	定时器	6N Pre-driver	3P3N Pre-driver	Gate Driver	Pre-driver最大电压（V）	驱动电流IO+（mA）	驱动电流IO-（mA）	方波	SVPWM	FOC	个数	通道数	位数	个数	位数	VREF	运放	比较器	芯片工作电压(V)	工作温度(℃)	无铅
	FU6831L	LQFP48 (7x7 mm)	√	√	—	√	√	√	24	16	4	√	√	√	√	√	—	32	6	—	√	—	36	90	180	√	√	√	1	8	12	—	—	√	4	4			√
低压 3P3N Pre-driver	FU6831Q	QFN48 (6x6 mm)	√	√	—	√	√	√	24	16	4	√	√	√	√	√	—	32	6	—	√	—	36	90	180	√	√	√	1	8	12	—	—	√	4	4	3~36V: -40~85℃ 3~15V:-40~105℃ 3~5.5V:-40~125℃		√
	FU6831N	QFN32 (4x4 mm)	√	√	—	√	√	√	24	16	4	√	—	√	—	√	—	18	6	—	√	—	36	90	180	√	√	√	1	6	12	—	—	√	1	4			√
	FU6818Q	QFN56 (7x7 mm)	√	√	—	√	√	√	24	16	4	√	—	√	√	√	—	32	6	—	—	√	200	1200	1400	√	√	√	1	8	12	—	—	√	4	4			√
6N Pre-driver	FU6861Q	QFN56 (7x7 mm)	√	√	√	√	√	√	24	16	1	√	—	—	—	√	2	32	5	√	—	—	180	800	800	√	√	√	1	12	12	1	8	√	3	3	7~18V: -40~85℃ 7~12V: -40~105℃		√
	FU6863Q	QFN56 (7x7 mm)	√	√	√	√	√	√	24	32	1.75	√	—	√	√	√	2	32	6	√	—	—	180	800	800	√	√	√	1	14	12	3	8/8/6	√	4	4			√
	FU6811L	LQFP48 (7x7 mm)	√	√	—	√	√	√	24	16	4	√	√	√	√	√	—	32	6	—	—	√	—	50	100	√	√	√	1	8	12	—	—	√	4	4			√
	FU6811N	QFN32 (4x4 mm)	√	√	—	√	√	√	24	16	4	√	—	√	—	√	—	19	6	—	—	√	—	50	100	√	√	√	1	7	12	—	—	√	1	4			√
	FU6812L	LQFP48 (7x7 mm)	√	√	√	√	√	√	24	16	1	√	—	—	—	√	2	34	5	—	—	√	—	50	100	√	√	√	1	12	12	1	8	√	3	3	3~36V: -40~85℃ 3~15V:-40~105℃ 3~5.5V:-40~125℃		√
高压 Gate Driver	FU6812N	QFN32 (4x4 mm)	√	√	√	√	√	√	24	16	1	√	—	—	—	√	2	20	5	—	—	√	—	50	100	√	√	√	1	7	12	1	8	√	1	3			√
	FU6812S	SSOP24 (8x9 mm)	√	√	√	√	√	√	24	16	1	√	—	—	—	√	2	12	5	—	—	√	—	50	100	√	√	√	1	5	12	1	8	√	1	3			√
	FU6813L	LQFP48 (7x7 mm)	√	√	√	√	√	√	24	32	1.75	√	—	√	√	√	2	34	6	—	—	√	—	50	100	√	√	√	1	14	12	3	8/8/6	√	4	4			√
	FU6813P	LQFP52 (10x10 mm)	√	√	√	√	√	√	24	32	1.75	√	—	√	√	√	2	35	6	—	—	√	—	50	100	√	√	√	1	14	12	3	8/8/6	√	4	4	3~36V: -40~85℃ 3~24V:-40~105℃ 3~15V:-40~125℃ 3~5.5V:-40~125℃		√
	FU6813N	QFN32 (4x4 mm)	√	√	√	√	√	√	24	32	1.75	√	—	√	√	√	2	20	6	—	—	√	—	50	100	√	√	√	1	9	12	2	8/8	√	2	3			√

有该功能 √　无该功能 —

原理图设计

主控电路设计

MCU最小系统 以FU6812L为例

FU6812L主要用于高压方案

必要元器件：

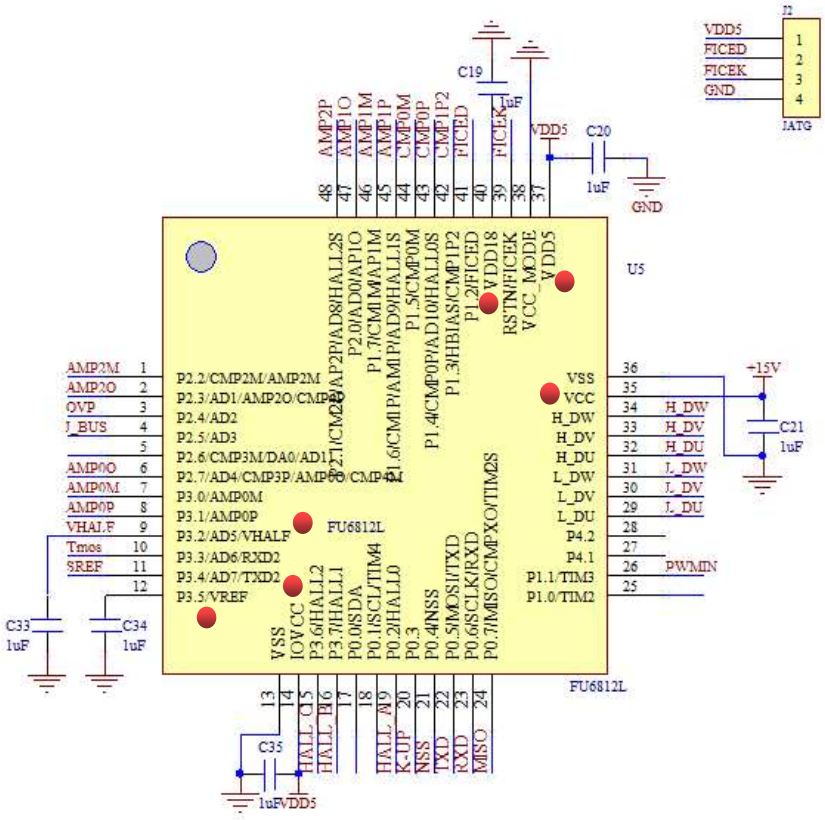
VCC电容1个（1-10uF）

VDD5（IOVCC）电容2个

VDD18电容1个（ME核供电）

VREF电容1个（可配置ADC参考电压）

VHALF电容1个（可作为运放偏置电压）



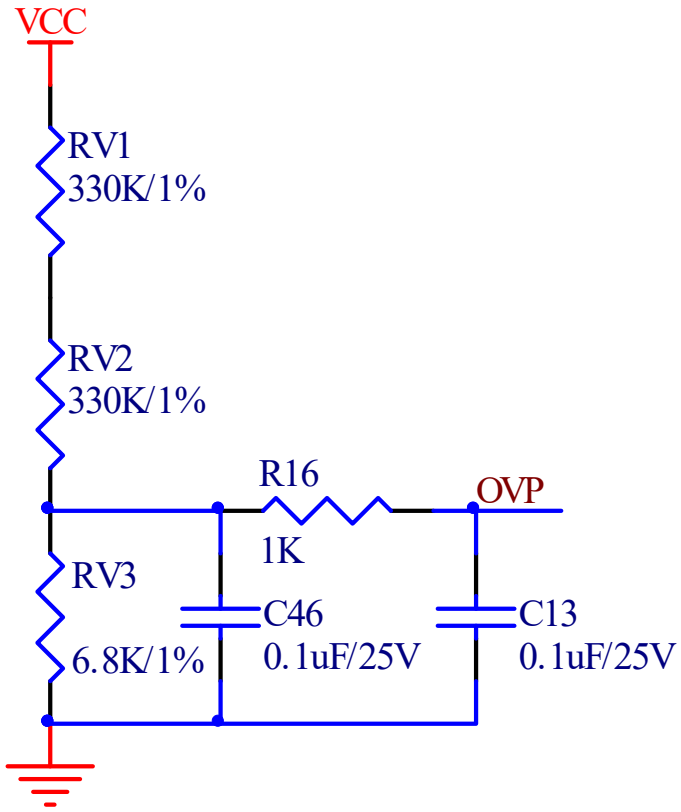
VCC-MODE脚为内外部LDO选择口

- 接GND，用内部LDO
- 接5V，用外部LDO

MCU + LDO + Amp + IPM

U/I采集电路设计

母线电压采集电路



在高低压应用中，因电源电压与MCU的ADC最大采样电压不等，需根据实际情况将母线电压用分压方式来处理。配置电路中的分压电阻RV1，RV2，RV3(低压情况下省去RV2, 即RV2=0)（电容C13不可省略，C46可以省略），则对应的缩小倍数和最大采样电阻计算方式如下：

缩小倍数$\mathbf{RV} = \frac{\mathbf{RV1+RV2+}\boldsymbol{RV3}}{\boldsymbol{RV3}}$

最大采样电压为Vsmax=RV*Vs

示例：

RV1=330KΩ，RV2=300KΩ，RV3=6.8KΩ，Vs=4.5V，则最大采样电压为$\mathbf{Vsmax=}\frac{\mathbf{330+300+6.8}}{\mathbf{6.8}} * \mathbf{4.5 = 421V}$

U/I采集电路设计

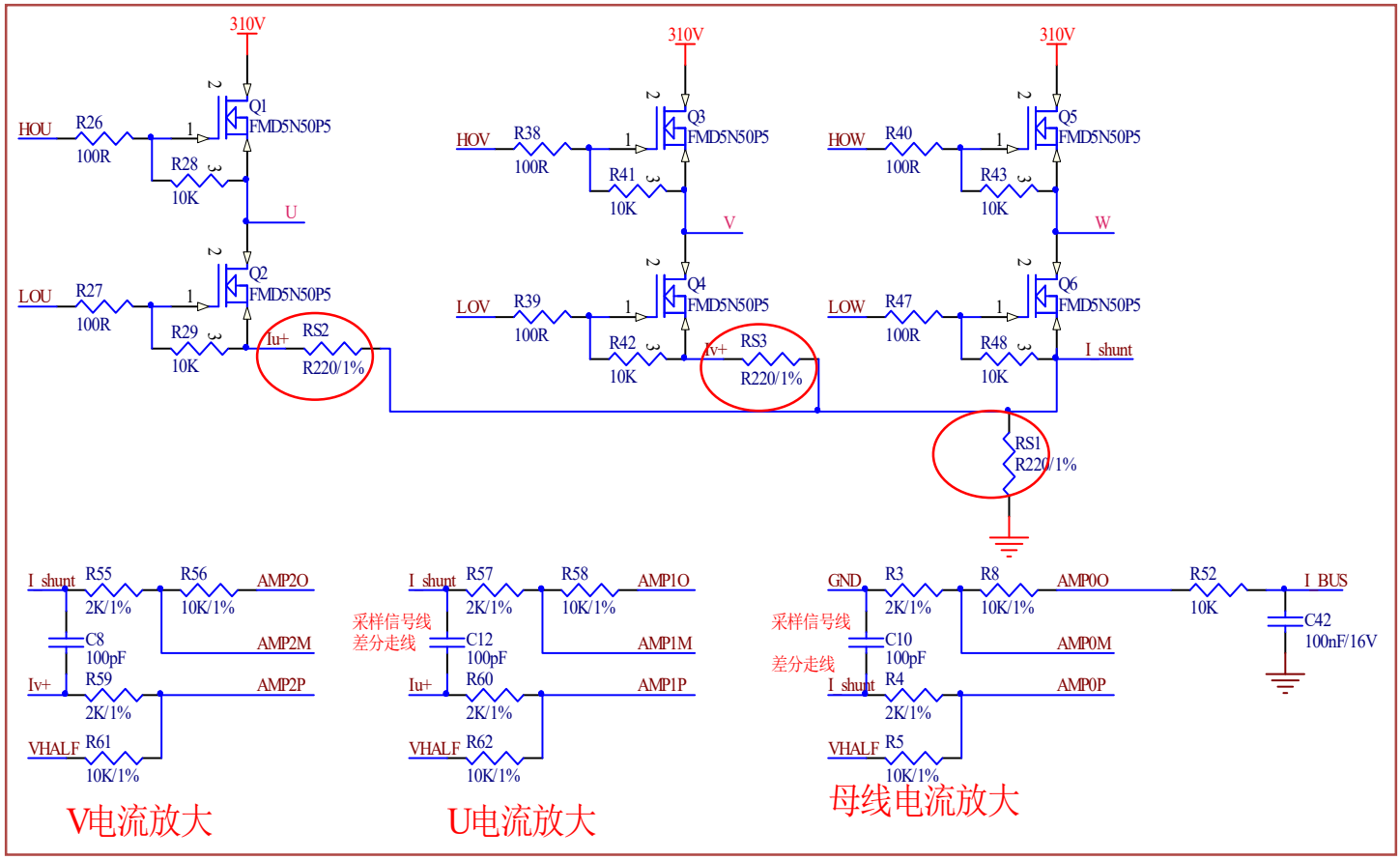
电流采集电路

先确定采样电阻大小，后设计放大倍数

电流采样电路设计

- 采样电阻
- 运放电路

采样电阻越大越好，放大倍数越小越好



U/I采集电路设计

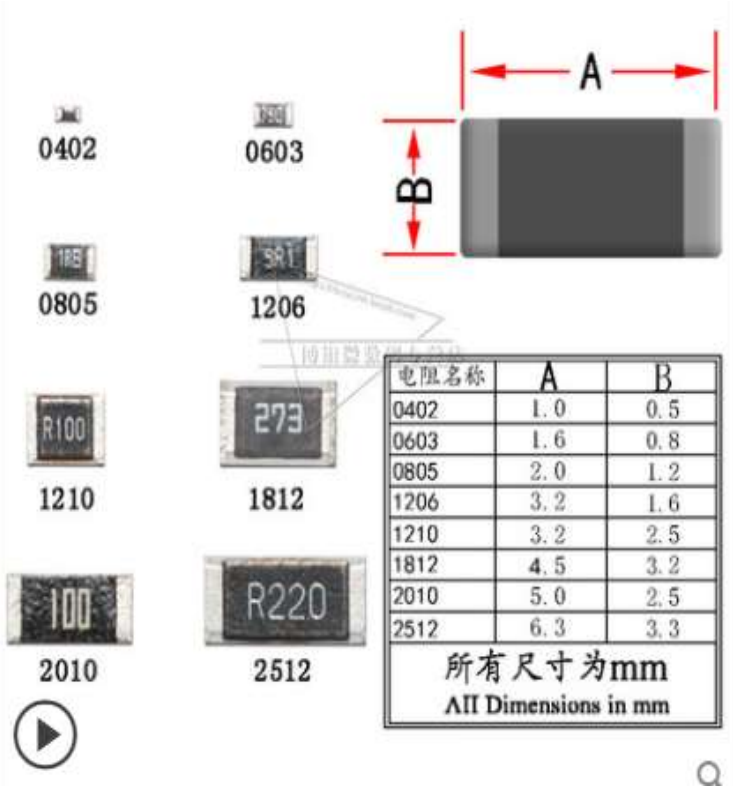
电流采集电路 ——采样电阻选取

采样电阻 → 功率、成本

采样电阻越大，采样的精度越高，但采样电阻需考虑电阻上功率导致的温升。采样电阻功耗原则为

$P = I^2Rs < Pmax$（一般需考虑高温降额）

在保证电阻温升符合要求的情况下，电阻值应尽量大。



电阻名称	A	B
0402	1.0	0.5
0603	1.6	0.8
0805	2.0	1.2
1206	3.2	1.6
1210	3.2	2.5
1812	4.5	3.2
2010	5.0	2.5
2512	6.3	3.3

所有尺寸为mm
All Dimensions in mm

通常我们会按照理论上的最大电流选择一个合适的电阻，阻值要一般情况下要低于0.5欧姆的常用物料，封装要在1206、2512等中选择

U/I采集电路设计

电流采集电路 ——运放电路

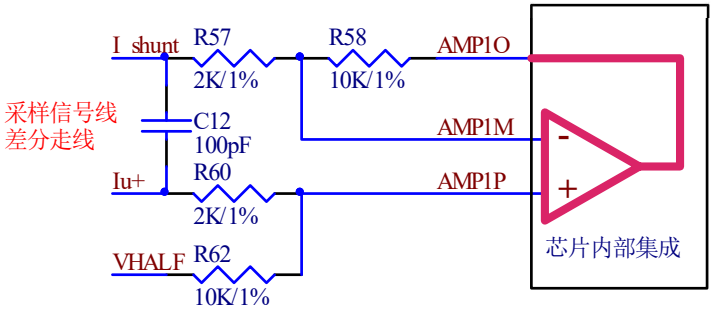
为啥要VHALF?

内部集成运放
但需外部配置放大倍数

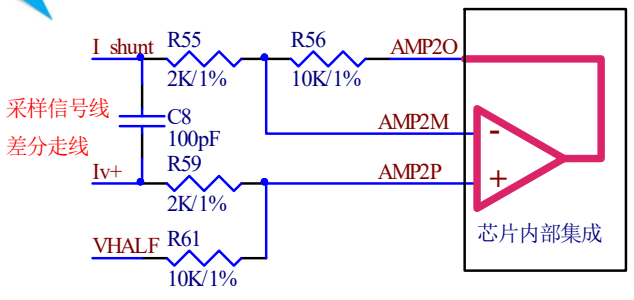
运算放大倍数不宜过大，一般取3-10倍，放大后电压不能超过芯片ADC口的供电电压；

运放放大后的电压为：

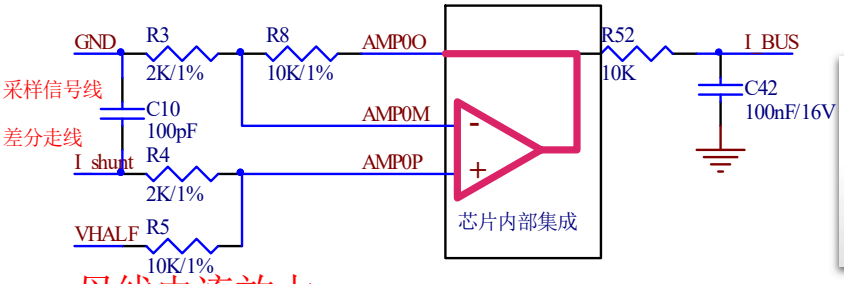
$Uo = VHALF + R8/R3（U_{Ishunt} - U_{GND}）$



U电流放大



V电流放大



母线电流放大

母线电流采样—运放0
U相电流采样—运放1
V相电流采样—运放2

U/I采集电路设计

电流采集电路 ——运放电路

也可直接用5V分压作为偏置电压

VHALF为MCU内部产生电压，可配置为1.5V/2V/2.25V/2.5V，常用于运放放大电路的偏置电压

采集负电流

小电流放大不失真

放大电路为啥需要加偏置电压呢？

偏置电压VHALF的大小常选取ADC参考电压Vs的一半；

放大电路加偏置电压后，放大倍数的选取确保放大后的电压不能超过偏置电压；

不采负压只做过流

放大电路啥时候可以不加偏置电压呢？

U/I采集电路设计

电流采集电路 示例1

吊扇需求：高压220V，功率30W

示例

高压220V整流后约为310V，
母线平均电流为30/310 = 0.097A，

实际项目中，不同应用相电流大小会不一样（跟控制有关），如右图为吊扇实际运行相电流波形（±400mA）

MOS管的选取跟相电流有关，一般MOS的电流要用相电流峰峰值的2-3倍以上，还需考虑高温降额

考虑高温降额70%，价格因素，此处选取1206封装1/4W的两个0.2电阻并联作为采样电阻Rs

Rs确定后，放大倍数需留足够余量，一般根据最大相电流2倍来选取，此处可按照800mA，偏置电压2.25V，2.25/0.2/0.8=14倍，这里选择5倍，所以可采样电流范围为2.25A

U/I采集电路设计

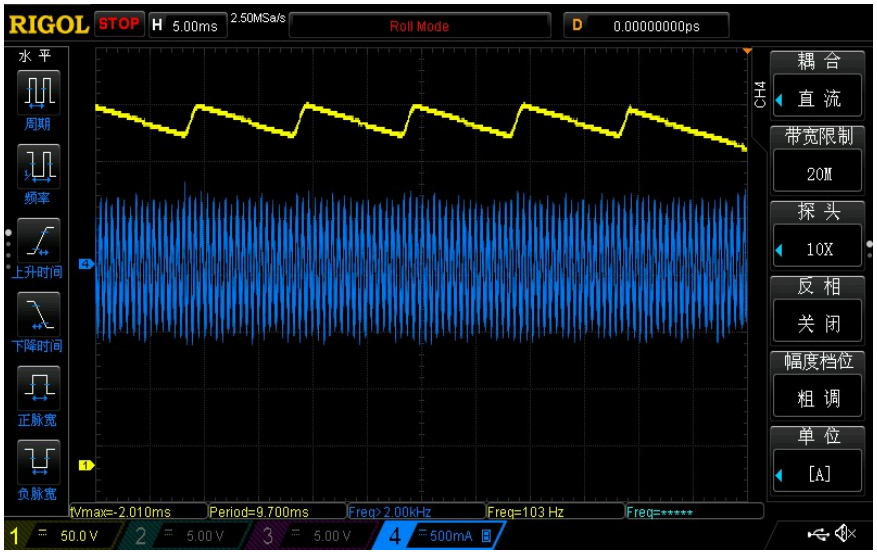
电流采集电路 示例2

高速风筒需求：高压220V，功率120W

示例

高压220V整流后约为310V，
母线平均电流为120/310 = 0.387A，

如右图为高速风筒的实际运行相电流波形（±700mA）



MOS管的选取跟相电流有关，一般MOS的电流要用相电流峰峰值的2-3倍以上，还需考虑高温降额

考虑高温降额70%，价格因素，此处选取1206封装1/4W的两个0.2Ω电阻并联作为采样电阻Rs

Rs确定后，放大倍数需留足够余量，一般根据最大相电流2倍来选取，此处可按照1.4A，偏置电压2.25V，2.25/0.1/1.4=16倍，这里选择5倍，所以可采样电流范围为4.5A

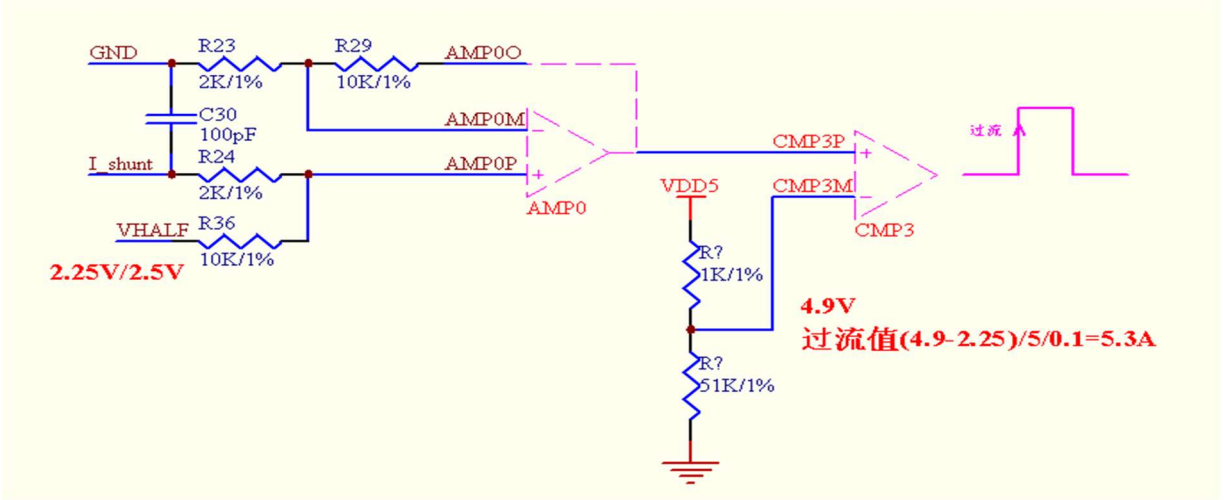
U/I采集电路设计

电流采集电路 ——硬件过流配置

2代芯片之后，硬件过流值可直接软件配置

68系列芯片可通过设置比较器3的上升沿触发硬件过流保护中断

其硬件过流值与采样电阻Rs、运放放大倍数Amp、ADC参考电压Vs 、比较值有关



示例：

Rs=0.1， Amp=5， Vs=4.5（偏置电压为2.25V），比较值为4.9：

硬件过流值=(4.9-1/2*4.5)/5/0.1=5.3A

U/I采集电路设计

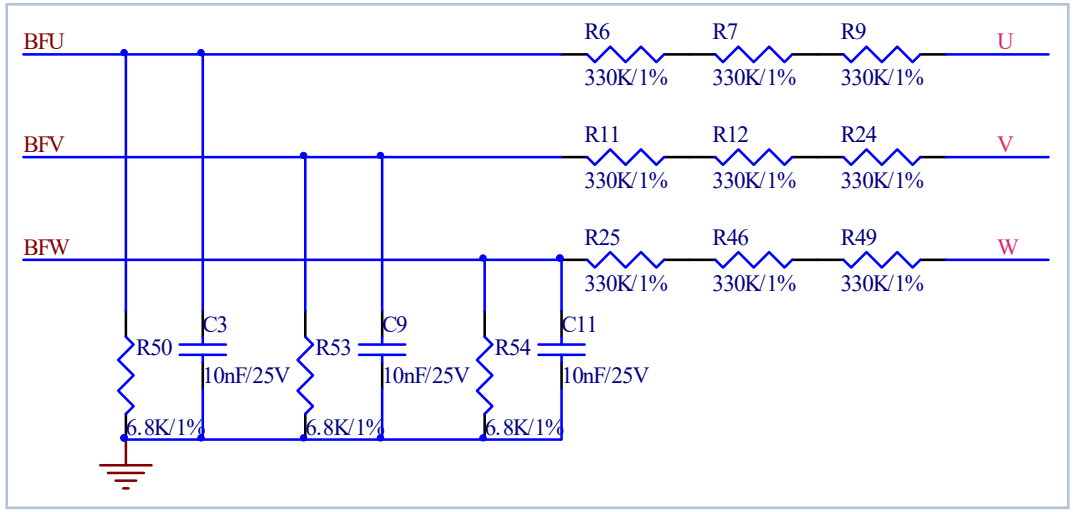
反电动势检测电路

无感BLDC，必须增加反电动势检测电路

常规接口配置：

U相反电动势采样—比较器0正端P14
V相反电动势采样—比较器1正端P16
W相反电动势采样—比较器2正端P21

当采用双电阻模式时，低速不需要反电动势检测电路，但高速需要，此时由于比较器部分接口被占用，反电动势接至P13/P14/P15口



无感FOC，顺逆风检测时一般需增加反电动势检测电路

HVIC+MOS驱动电路设计

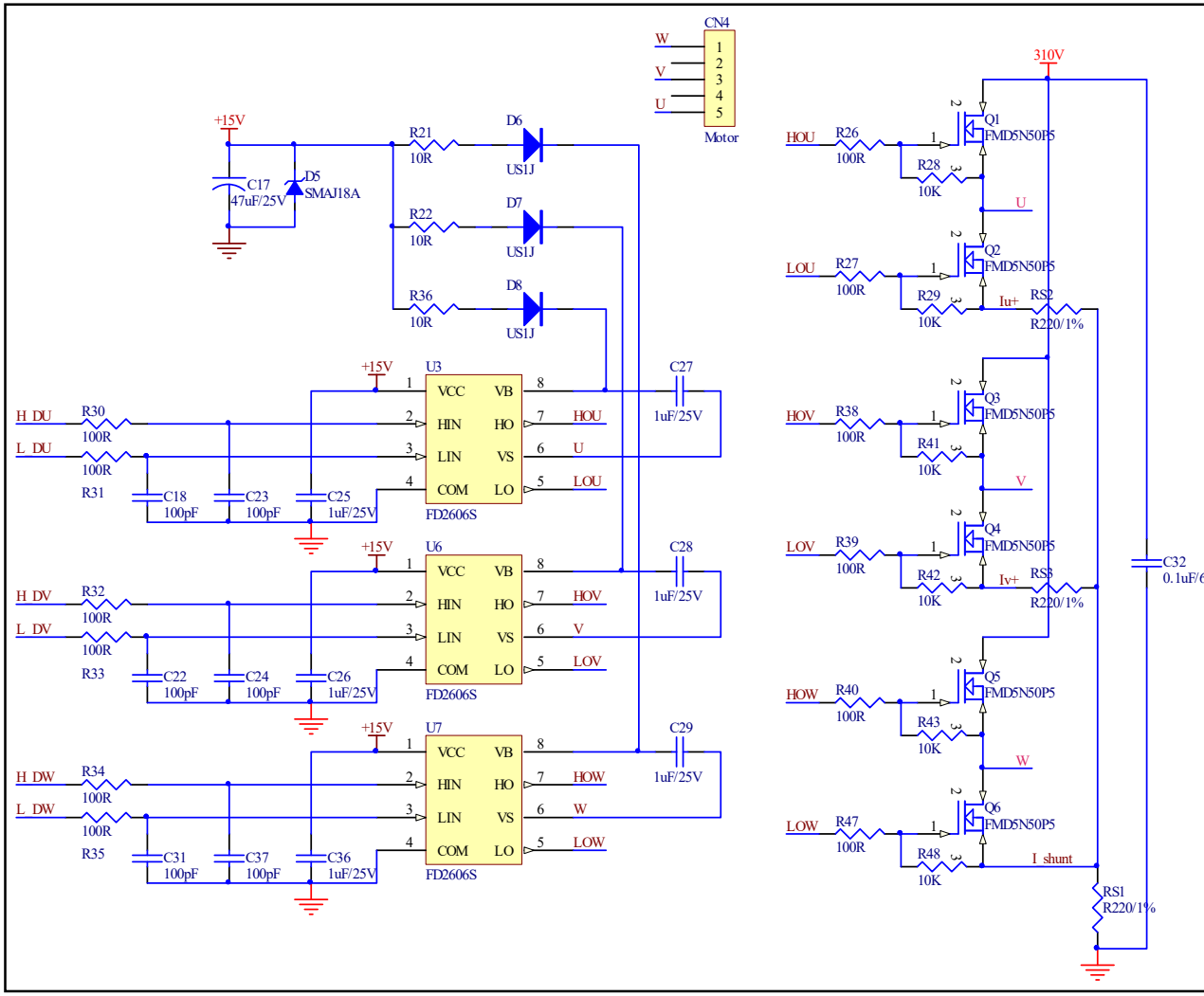
注意

HVIC部分：自举电容的选取，一般用1-10uF/25V

MOS驱动部分：
驱动电阻一般10-100R
N管的驱动端必须加下拉电阻；

如由于EMC要求，驱动电阻改大，则驱动端可并联反接二极管+10R电阻,加速MOS关断

MOS管的选取：
主要考虑：耐压/耐流/内阻等参数；
mos封装主要根据PCB板框，散热等来确定



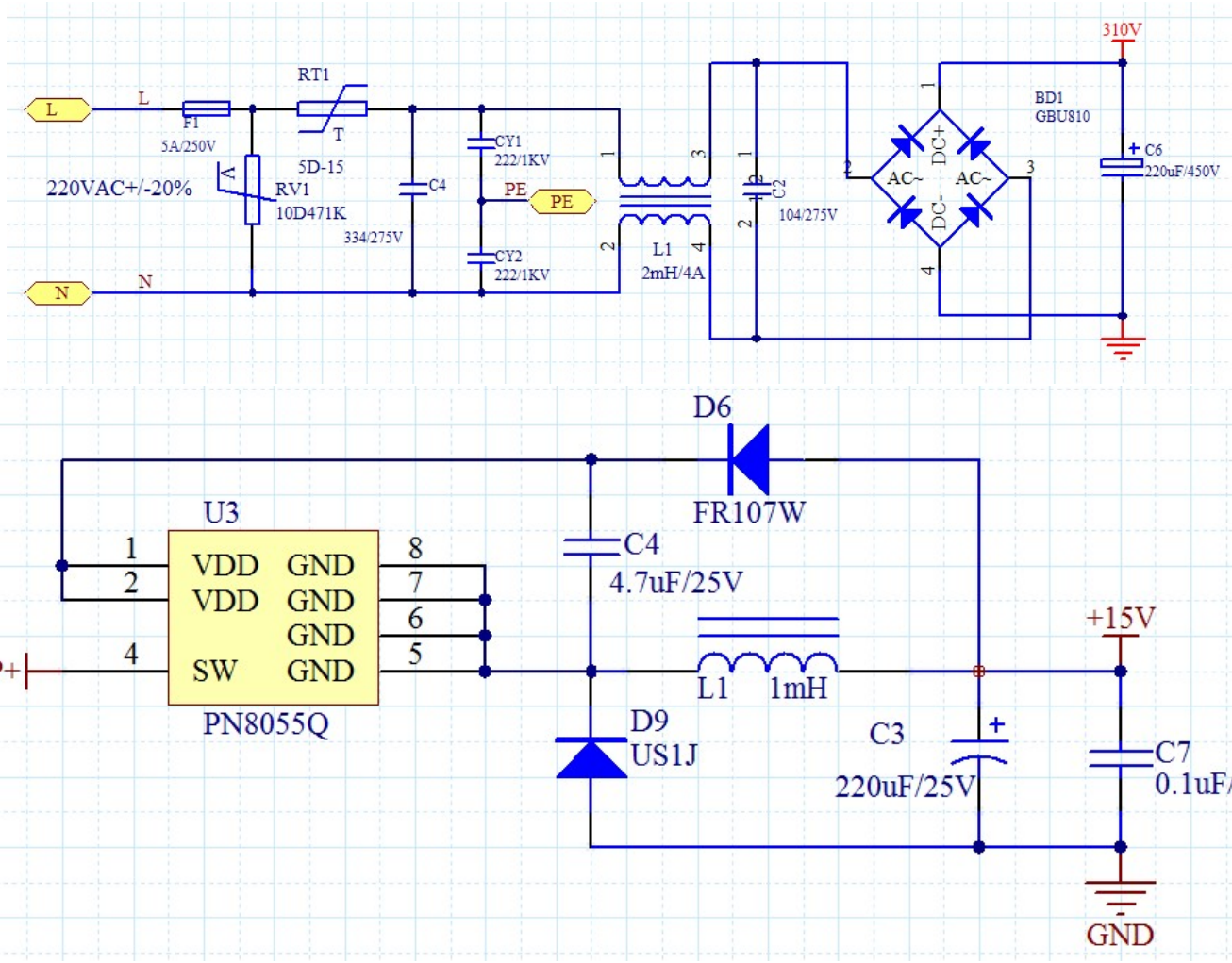
电源系统设计

开关电源设计

整流部分：各类安规器件，根据功率以及EMC要求，选定相应器件

降压电路：高压转低压15V

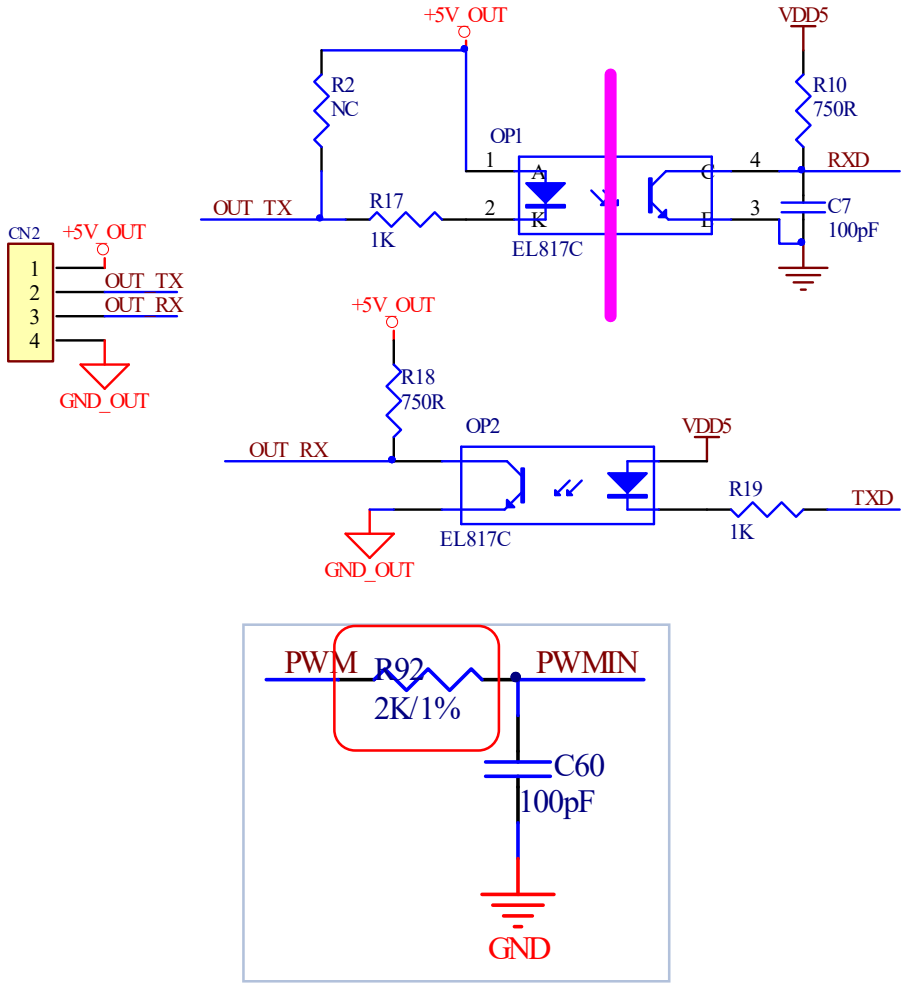
如15V负载不大，一般采用非隔离降压电源电路，如15V功率过大或者有其他隔离电源需求，一般采用变压器隔离降压电路



调速/通讯接口设计

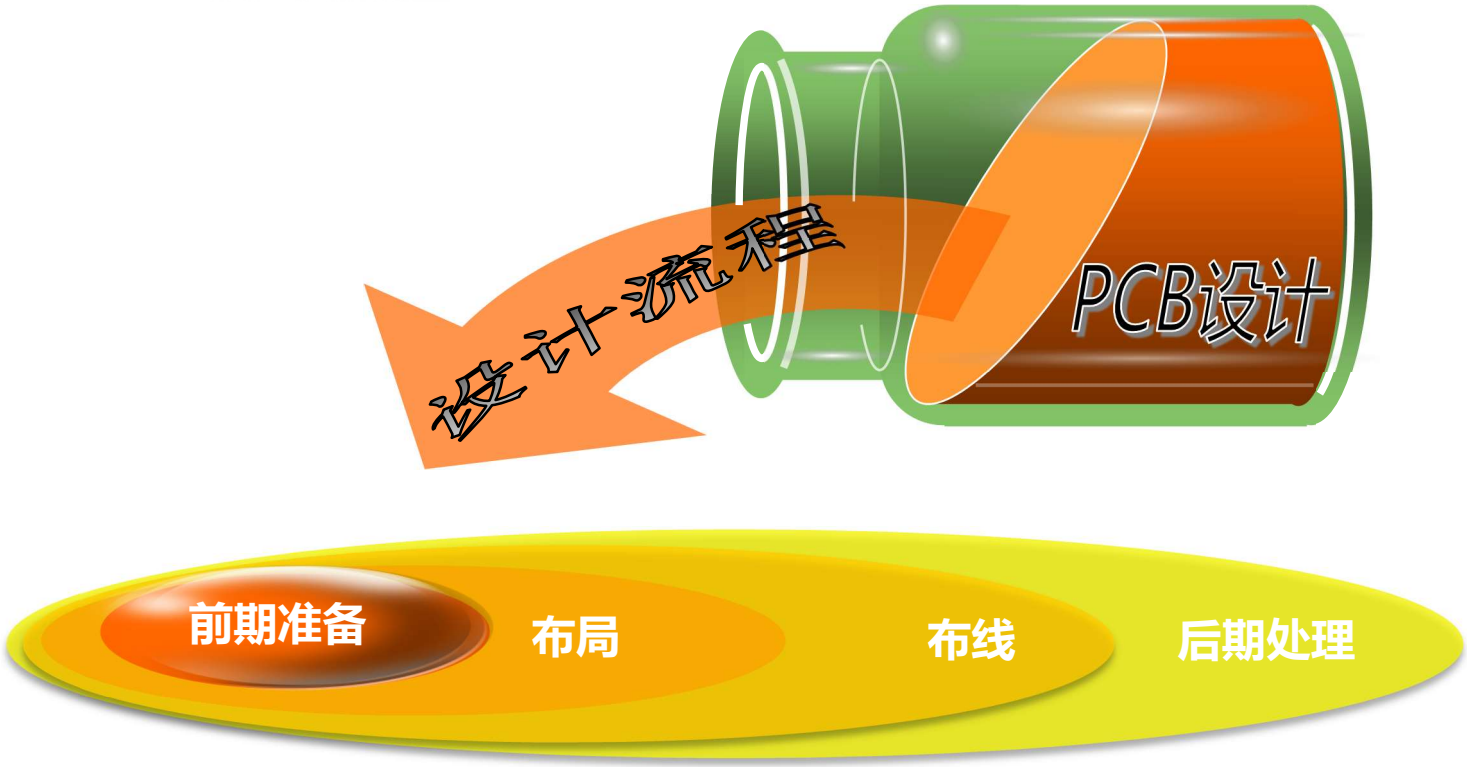
根据客户实际需求，设计相关接口电路，如隔离通讯电路，PWM调速，VSP调速，FG转速反馈输出，等

- 所有连接板外的信号线上都要串联1K以上电阻，防止IO等被外部ESD或EOS烧毁



PCB设计

PCB设计流程



PCB设计

- 与原理设计、可靠性设计、电磁兼容设计、工艺结构相关人员沟通，确定PCB整体的外围结构和接口布局
- 与原理设计确认PCB网表和器件封装

- 将PCB网表导入，根据前期确定的外围结构和接口布局，将元器件合理的排布到PCB板框范围内

- 根据整体网表，确定信号分层和电源分层
- 根据网表，将信号连接。电源和地处理

- 根据可靠性、电磁兼容和热设计的要求，对PCB板上的信号和地进行后期
- 对PCB进行电气规则检查，再适当修改和调整PCB电路
- 根据要求，在PCB板上添加相应的标志和标识

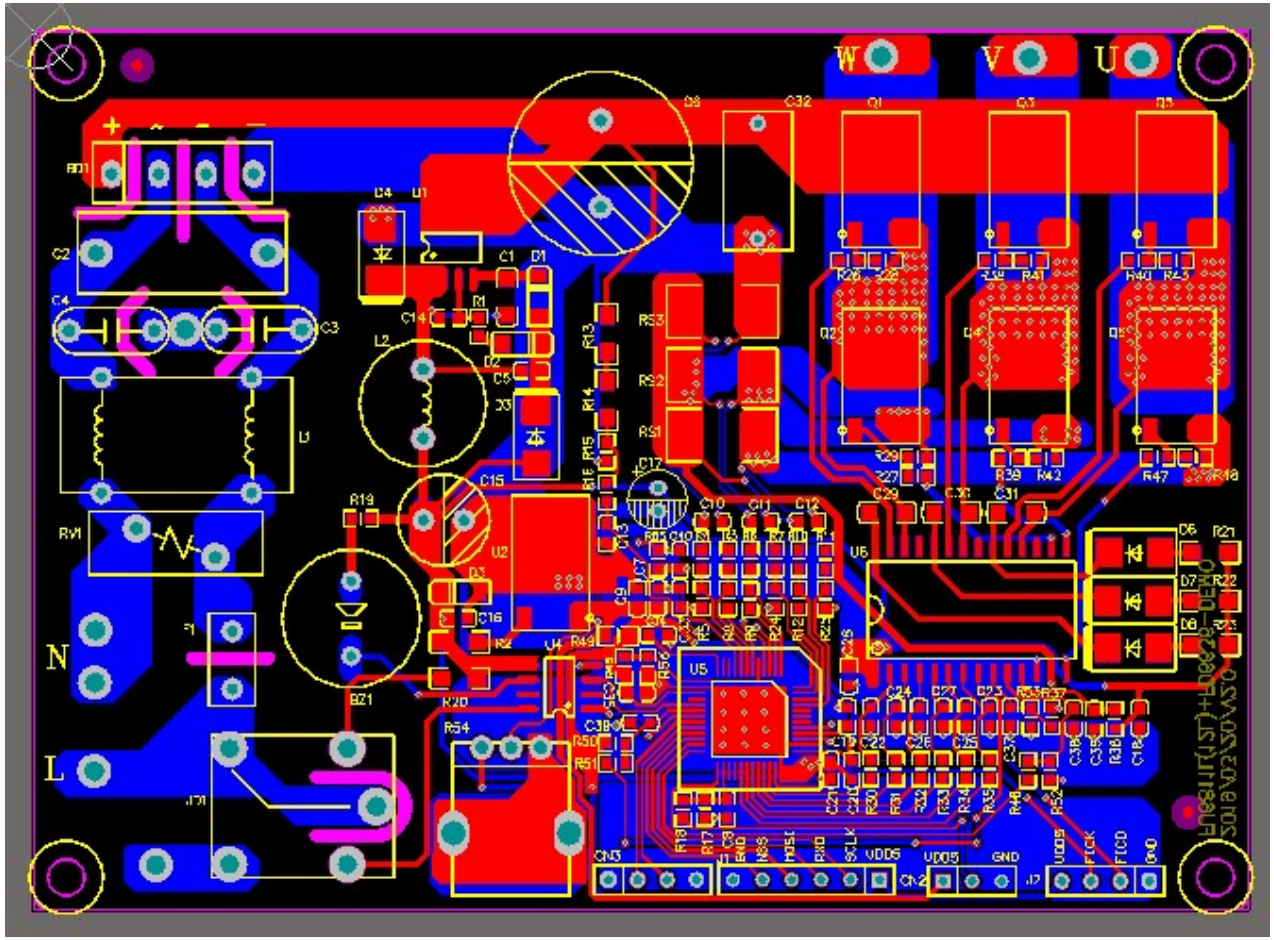
PCB设计

PCB布局

布局的前提是要确认好结构，主要器件位置，散热器方式、位置、方向，**HALL**位置，电机出线位置，封装大小、尺寸等

良好的布局是一个PCB成功的关键

IN

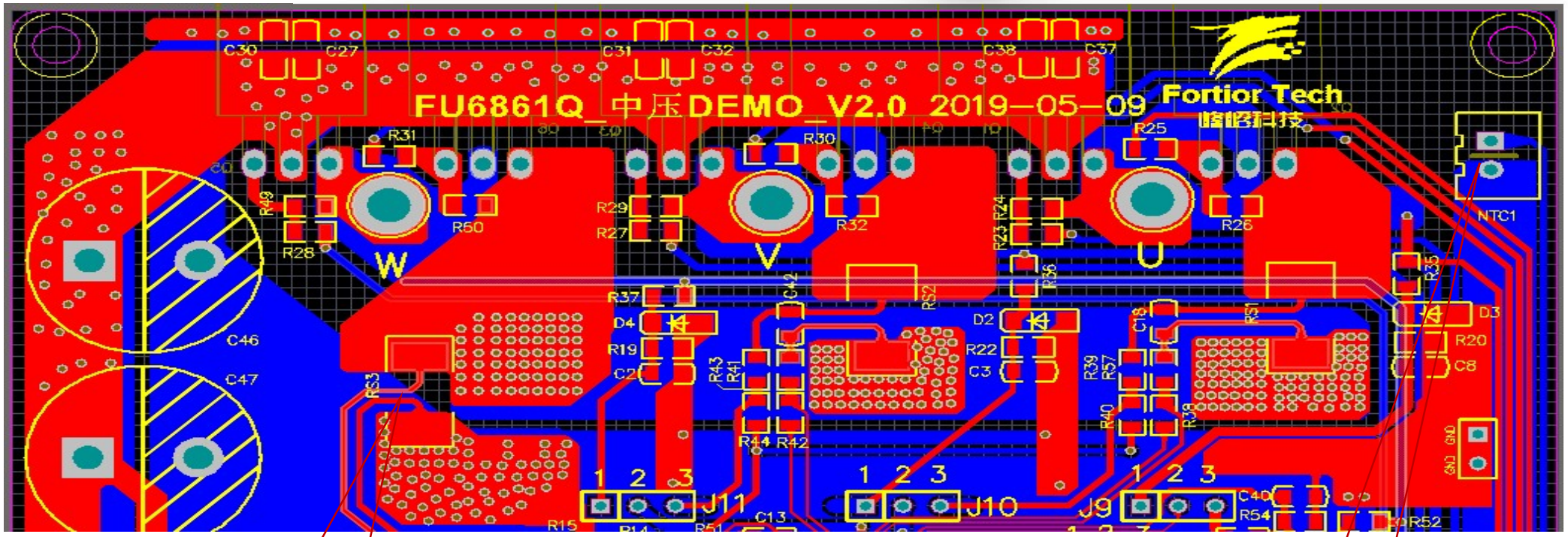


OUT

PCB设计

PCB布局

整体布局时，发热器件周围要预留足够的空间，方便散热，器件周围不能有过孔，过孔要远离发热器件，如**MOS**、采样电阻、**LDO**等，尤其是采样电阻，采样信号线尽量不要有过孔，如果非要加过孔，建议先从本层引出，远离电阻后再通过过孔引出。

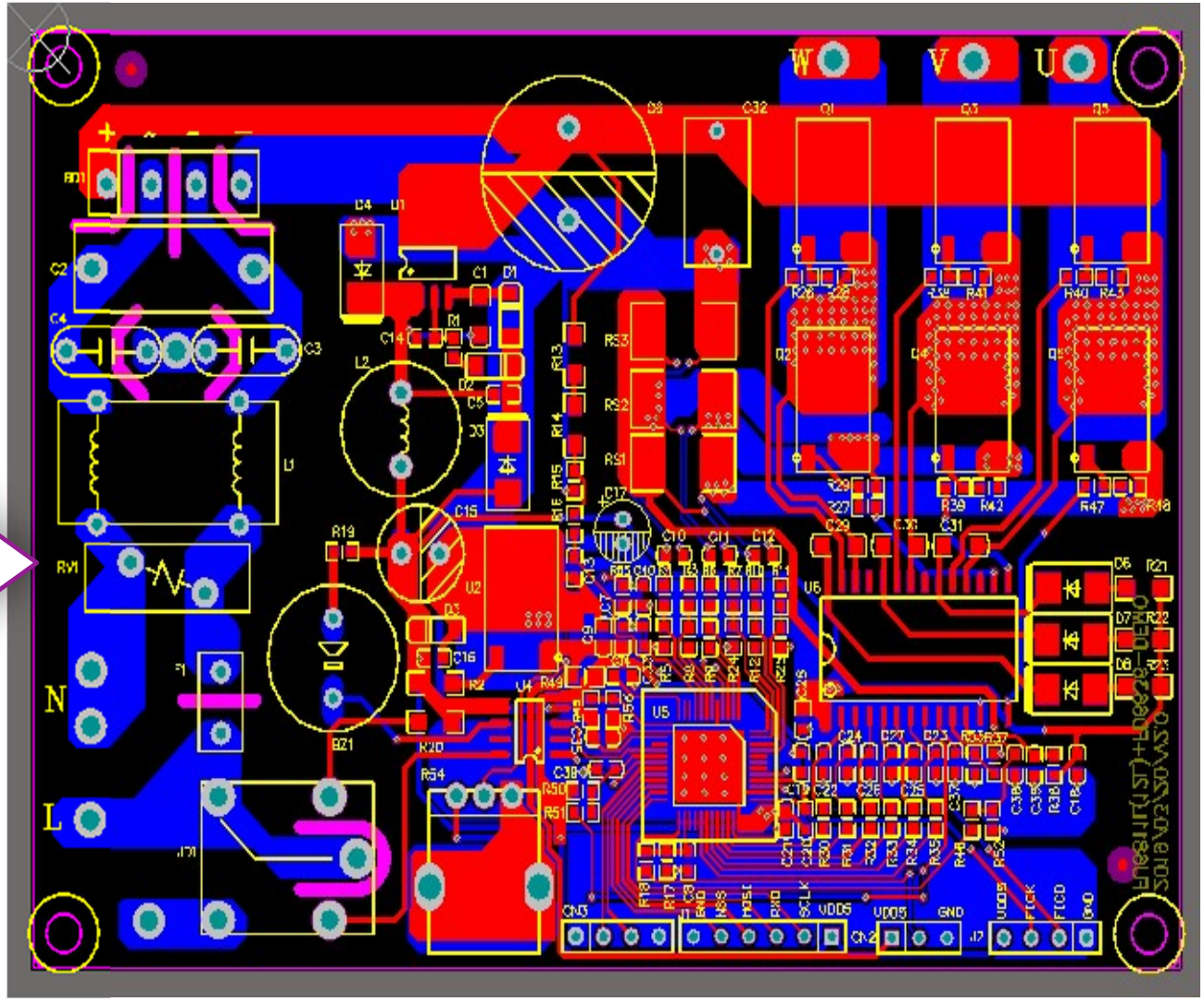


PCB设计

回路越顺，干扰就越小，通常采用双回路原则。

强电回路：整个大电流功率回路最短，同时要求回路面积最小；电路靠近PCB板一测放置，整个电路占整板一个边，或者相连的两个边，尽量做到不干扰其他电路。

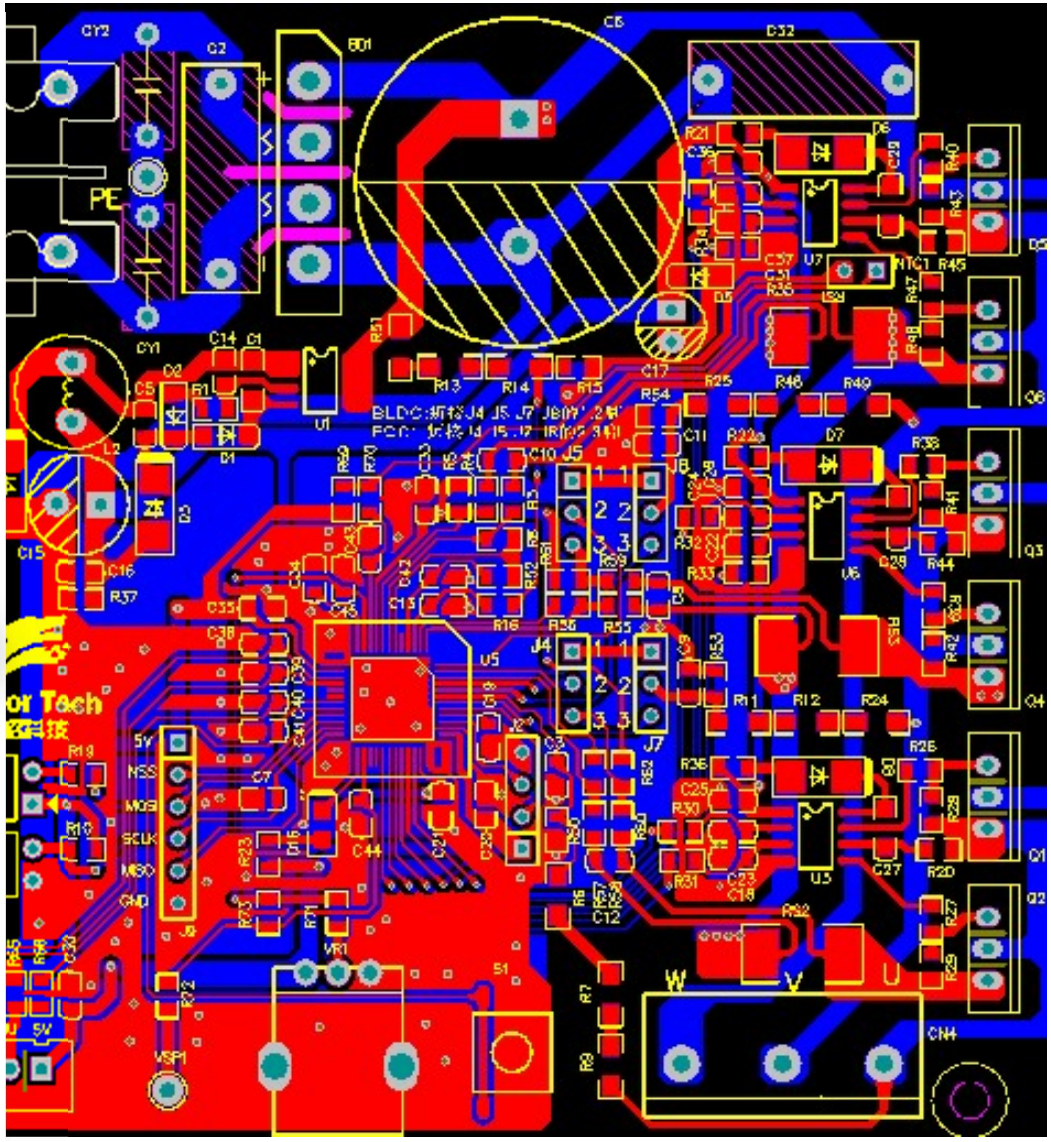
弱电回路：即控制回路，从强电回路中分出来，电源和地一起并排走，用最短的回路降压，同时将地与强电并联，弱电尽量从强电的大电容处分出，受电端为弱电控制信号，要远离强电端，通常放置板的另一边，一般占据PCB板的一个角。



PCB设计

驱动优先

良好的驱动走线，是稳定的基础，驱动稳定才能保证采样稳定，以及整个系统运行稳定等，如驱动有问题，采样再精准，也会失真。此处的驱动是指驱动**IC（HVIC）**到功率器件**（MOS/IGBT）**的驱动信号，通常将驱动**IC**靠近功率器件放置**（MOS/IGBT）**，驱动**IC**发出的信号通过限流电阻等连接到功率器件，此处的走线要尽量简单、直接，最好不要交叉，且限流电阻最好是靠近功率器件放置。此处主要是针对**FU6811(12)**配合**HVIC**使用的场合。含有内置驱动的芯片，如**FU6818(61)**和**FU6831**，驱动已经固定，就要综合考虑驱动和采样，选择一个折中点



PCB设计

最容易出问题

采样次优先

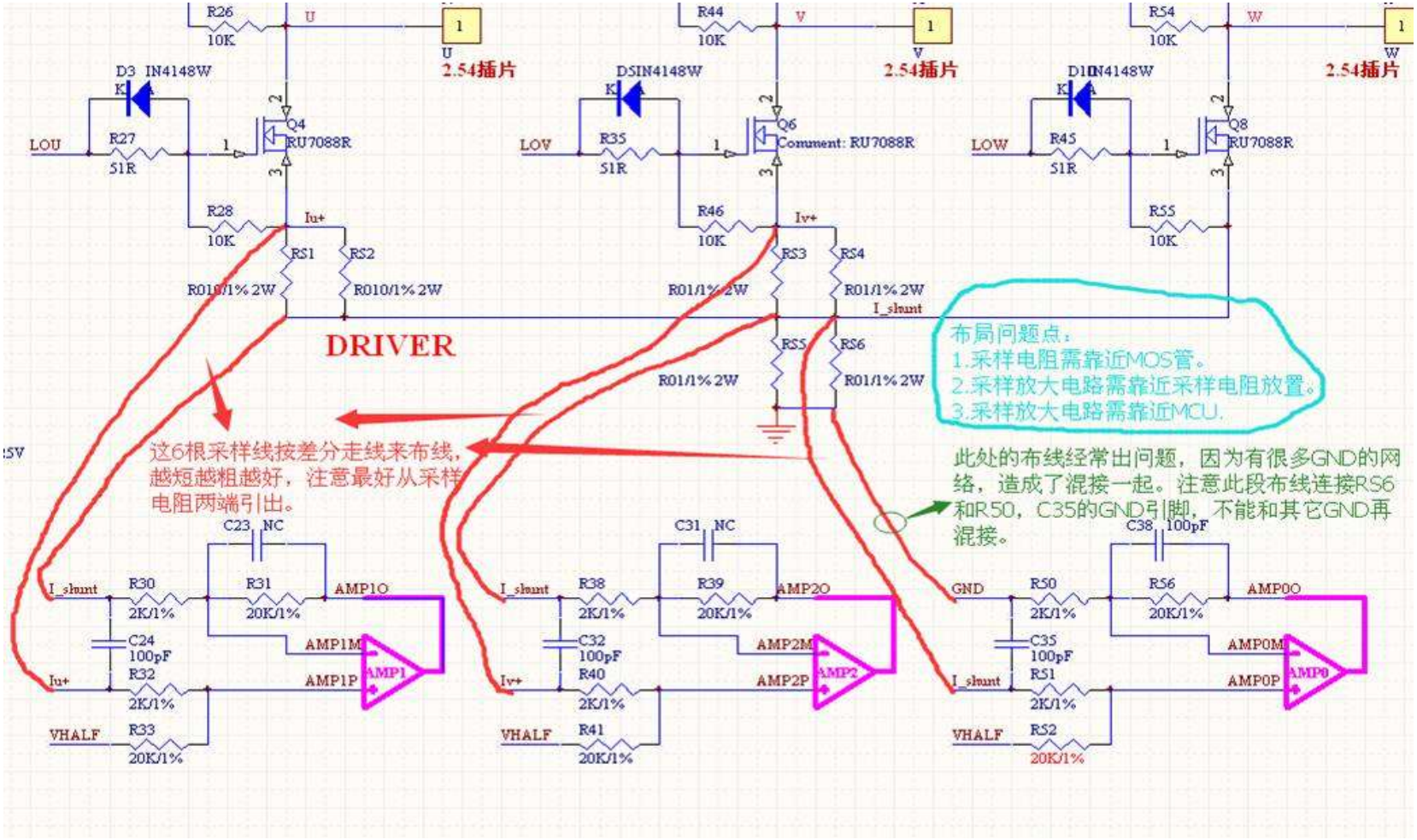
驱动良好的情况下，采样信号准确了，才能保证控制良好，采样线一定要使用差分，而且走线要越短，越粗才好（此处非高频，一般不做阻抗匹配要求）；在用IPM的场合，可以认为驱动都是良好的，所以，关系到控制的只有采样信号，其他信号都是次优先。

优先级最低

其他信号

如有通讯等相关信号，通讯就相对优先，如串口、SPI等，对实时性要求不高的电平信号则排最后，走通即可，如带有滤波电容，电容最 好是靠近接收端，同时电容 GND一定要与接收端直接相连。

PCB设计

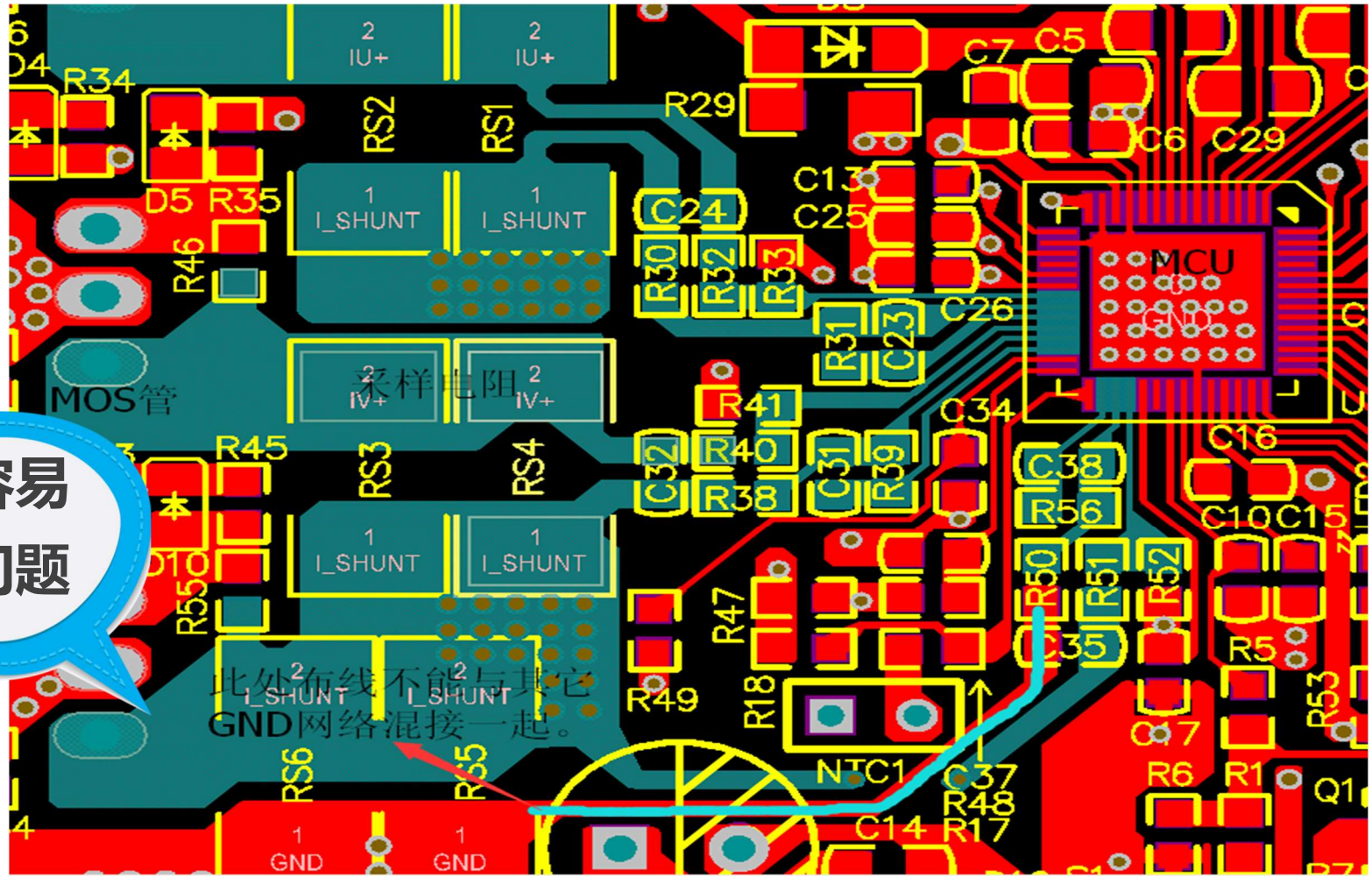


- 电流采样走线

注意！
！！！

采样电阻到运放的配置电容、电阻的走线要采用差分走线；
运放的配置电容、电阻要靠近MCU放置

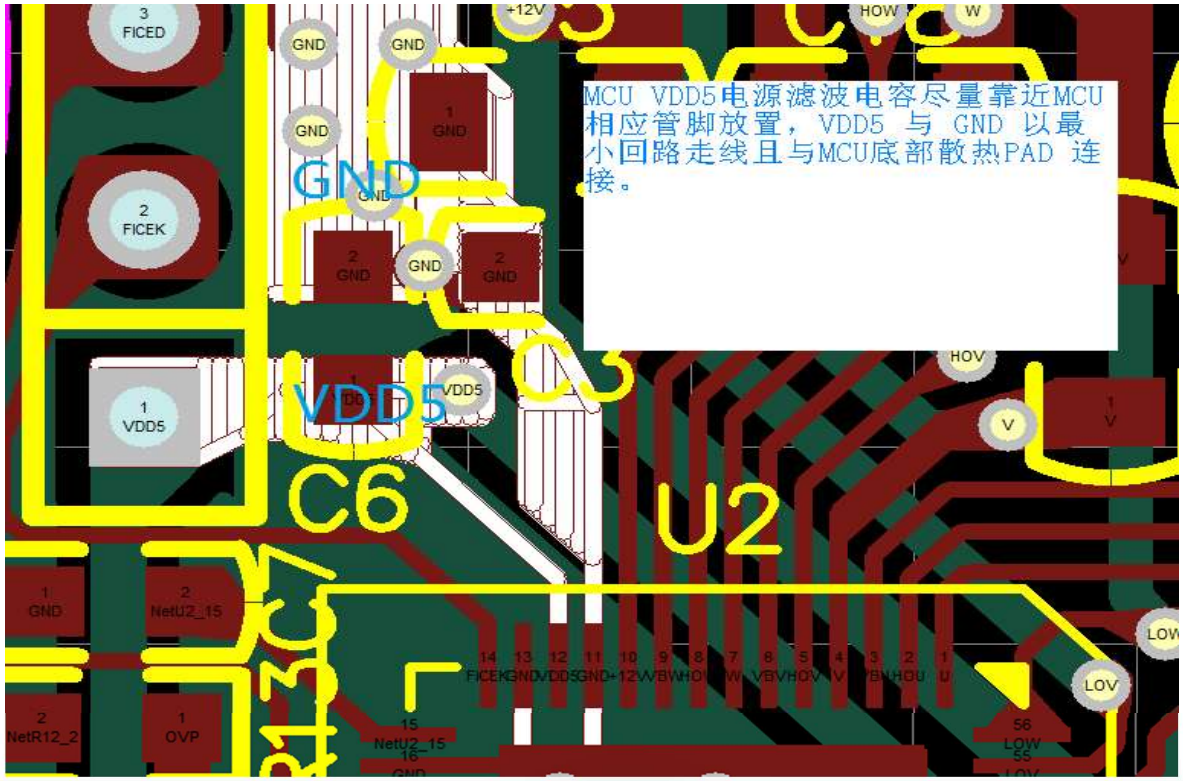
PCB设计



最容易出问题

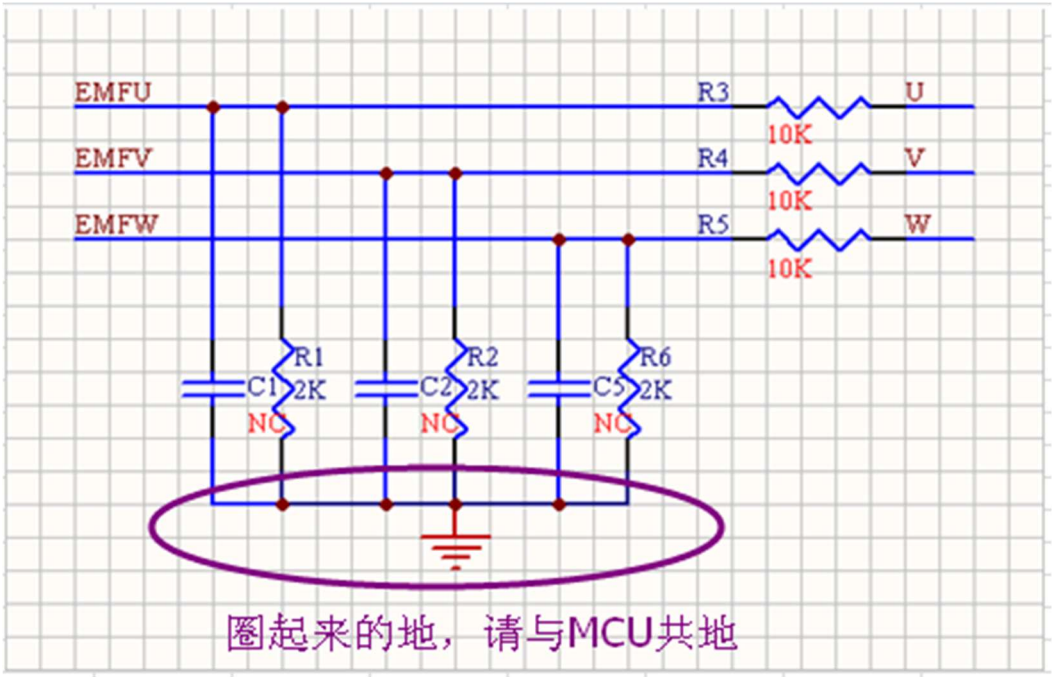
- 电流采样走线

PCB设计



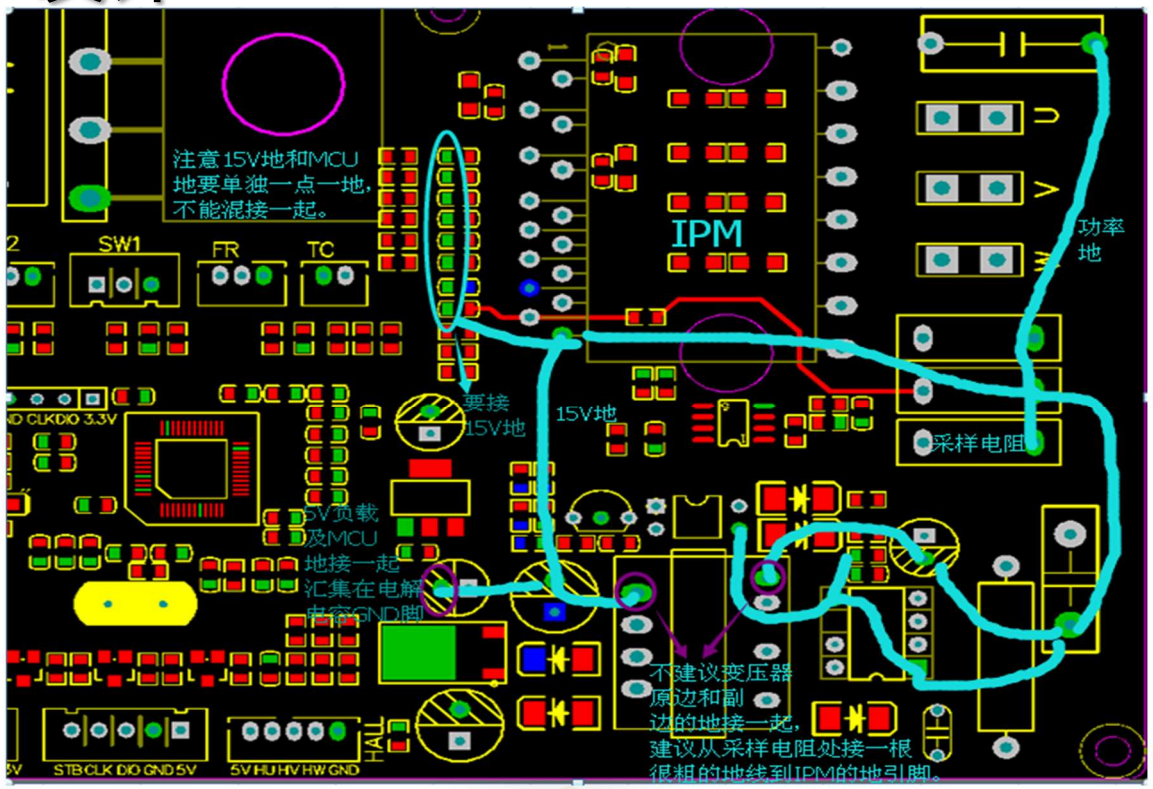
VDD5为MCU提供电源，电容一定要靠近MCU放置，否则没有滤波效果，而且电容的GND脚要跟MCU的GND直接相连，否则对MCU端来说跟没有是一样的，这里要特别注意，如果处理不当，剧烈干扰情况下可能会导致MCU烧坏！！

PCB设计



反电动采样分压后的**GND要与MCU的GND直接相连。**如果分压后又加了RC滤波，则RC滤波的GND要与MCU的GND直接相连，分压的GND要与功率GND相连。

PCB设计



主要是**MOS Driver**的地要与**MCU**地不能混接一起，两者之间要单点接地，可以从**15V**电源电解电容处一分为二。同时要**15V**电源到采样电阻两者之间的地能保证最短，也就是弱电电源布局最好靠近采样电阻。

PCB设计

注意事项

1. FU6818(61)的自举电路，要靠近MCU放置
2. MCU内部运放的配置电容电阻要靠近MCU放置
3. FU6818(61)的52脚GND不能与内部的焊盘GND相连，要单独从降压电源处连接
4. MCU周边的配置电容等，一定要靠近MCU放置，同时GND一定要与MCU内部的GND直接相连，最好能采用整面的铺铜
5. 整板的GND最好区分强弱，强弱从强电的母线电容处单点连接

PCB设计

注意事项

6 关系到精密信号的采样，尤其的AD相关的信号，相关器件的GND一定要与MCU内部焊盘的GND直接相连，如电流采样，电压采样，温度采样等

7 反电动采样分压后的GND要与MCU的GND直接相连，如果分压后又加了RC滤波，则RC滤波的GND要与MCU的GND直接相连，分压的GND要与功率GND相连

8 VDD5信号要走线尽量简单，不能穿过干扰源，如果不能避免，则要在相关使用的位置加更多的去耦电容

9 所有连接板外的信号线上都要串联1K以上电阻，防止IO等被外部ESD或EOS烧毁！

常见问题分析 ——硬件过流

硬件过流为我们最常见的保护方式，一般情况下，硬件过流后都不能恢复，要求停止运行，必须重新上电才能再次工作。

硬件过流后，要确定是真过流还是假过流:

1、看能否重现

2、是否是有规律的重现

如果能重现，基本可以确定是真过流，如果不能，则很可能是假过流，最好能找到假过流的原因，是不是外部的偶然因素导致的误触发，如果不能找到原因，而且一般情况很难出现，但是绝对不只一次出现，也要将其规划到真过流中。这里说的过流，在不做说明的情况下都是真过流

常见问题分析 ——硬件过流

过流又分为：
初始上电过流和运行过程中过流

如果一上电就过流，首先要检测硬件，看驱动IC和功率器件，是否焊接良好，有无短路，相关器件的性能指标是否在范围内。前提是要保证软件配置正确，如驱动电平符合要求，如FU6831上桥为PMOS——低有效，下桥NMOS——高有效。死区时间要足够。上下桥臂的GS和之间的上升下降时间不能有交叉。

功率器件的性能指标主要通过测量相关管脚之间的二极管确定（无示波器情况下，如果有，直接测量信号即可），如HVIC中，GND到LIN，GND到HIN，GND到LO，LO到VCC，VS到HO，HO到VB，以上这些管脚之间都存在二极管，可以直接确定是否良好。MOS中，N MOS中S和D之间存在二极管，应用中G和S之间一般有一个10K-47K的下拉电阻，PMOS中D和S之间存在二极管，应用中G和S之间一般有一个10K-47K的上拉电阻

常见问题分析 ——硬件过流

如果驱动IC和功率器件都没有问题？？？

可以通过以下几个方面考虑

1、是否是充电方式导致？是否是采用三相同时充电？充电开启的占空比是否太大？充电时间否太长？

2、过流计算方式是否正确？硬件上是否加了基准电压，而计算时没有考虑？或者计算错误？

3、是否是过流值太小？过流余量是否足够？

4、是否是控制方式问题？其他软件可以运行，这个软件不行，确认是否是启动参数不合适？

5、有HALL时，是否是接线顺序错误？

6、BLDC时，是否的软件换向角错误？

常见问题分析 ——MOS开关震荡

MOS开关震荡一般是布线不合理导致。

理想情况下驱动不应该存在震荡，但是驱动信号线上有电阻、电感、电容，同时有外围的其他信号耦合，容易导致驱动信号震荡，导致MOS开关震荡，一般情况下通过增大Gate端的限流电阻可以改善， 但是电阻增大以后，会导致开通、关断时间变慢，MOS发热加剧，导通效率降低，通常还要增大软件的死区时间，所以电阻增大的空间比较有限，在比较恶劣的情况只能通过优化PCB改善。

常见问题分析 ——VDD5与GND短路

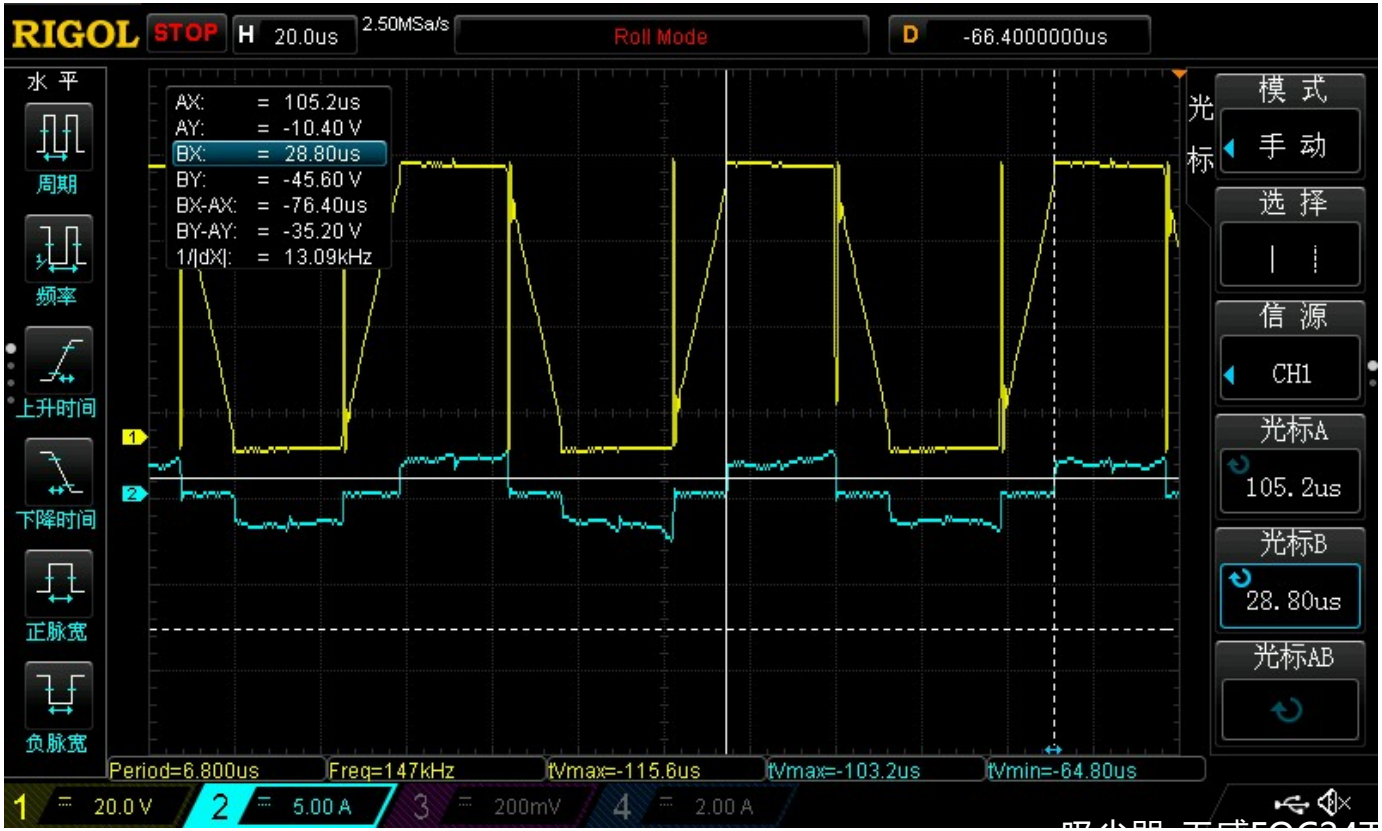
VDD5与GND之间击穿，大多数情况下都是布线不合理导致的

VDD5上的去耦电容没有发挥应有的作用，如VDD5的GND没有跟MCU内部的GND直接连接，导致不同的GND之间电势差变大，这种情况在电流场合尤其明显，VDD5与GND直接就很容易超过最高电压限定值（6V），导致VDD5击穿。解决这种问题的最根本的办法就是重新布线，确保VDD5和GND走线合理。

高转速典型应用-吸尘器

- FU6832S+MOSFET (<15A)
- FU6861Q+MOSFET (<50A)
- 无感单相，可跑十几万转
- 超高转速
- 无感三相：可跑二十几万转
- 无感控制算法的创新性应用

高转速典型应用-航模



航模-无感方波78万转

控制核芯　驱动未来

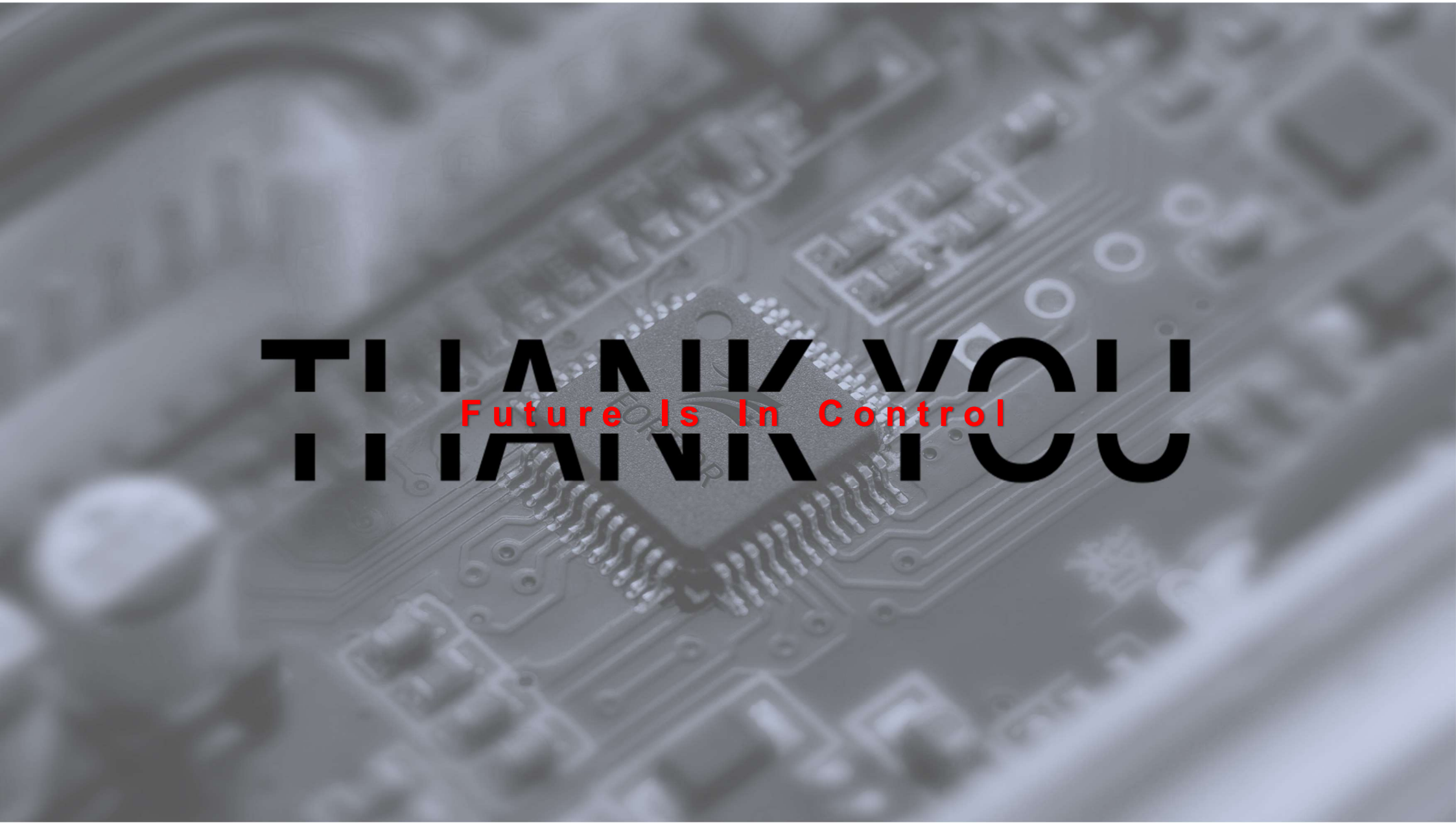
Future Is In Control

深圳 .上海. 青岛. 顺德. 成都. 合肥. 新北. 新加坡

www.fortiortech.com

公众号

官网


THANK YOU
Future Is In Control